(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出屬公開番号

特開平11-295696

(43)公開日 平成11年(1999)10月29日

(51) Int.Cl. ⁶	
G02F	1/133

酸別記号 550 FΙ

C 0 2 F 1/133

550

G 0 9 G 3/36

C 0 9 G 3/36

審査請求 有 請求項の数43 〇L (全 52 頁)

(21)出願番号
(22) 出顧日
(31) 優先権主張番号 (32) 優先日 (33) 優先権主張国 (31) 優先権主張番号

特願平10-103094

平成10年(1998) 4月14日

提番号 特顧平9-110705 平9(1997)4月28日 張国 日本(JP)

(31)優先権主張番号 特願平10-30264 (32)優先日 平10(1998) 2月12日

(33)優先権主張国 日本(JP)

(71)出顧人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 木下 寛志

大阪府門真市大字門真1006番地 松下電器

産業株式会社内

(72)発明者 神薗 利彦

大阪府門真市大字門真1006番地 松下電器

産業株式会社内

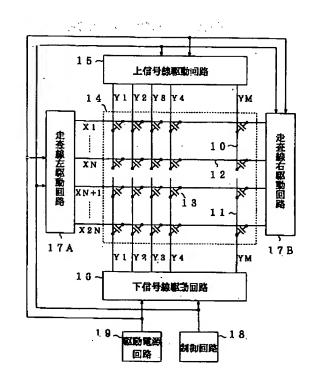
(74)代理人 弁理士 池内 寛幸 (外1名)

(54) 【発明の名称】 液晶表示装置

(57)【要約】

【課題】 大画面の液晶パネルの画像表示において、横 方向輝度差あるいは縦方向輝度差あるいはクロストーク より生じる表示むらを低コストの駆動回路を用いて解消 すること。

【解決手段】 水平方向に2N本配列された走査線12と、垂直方向にM本配列された信号線10、11を有する液晶パネル14において、走査線左駆動回路17Aと走査線右駆動回路17Bを用いて走査線12を両端駆動する。アドレス X_1 ~ X_2 Nの走査線12に対して駆動パルスを順次に印加し、夫々の走査線12をオンする。アドレス Y_1 ~ Y_1 の信号線10、11に対して3値の電圧パルスを同時に印加して各画素を制御する。片端駆動する従来の方法に比較し、輝度むらが1/4になり、特に大型液晶パネルの画質が向上する。



【特許請求の範囲】

【請求項1】 複数の信号線と複数の走査線とをマトリックス状に配置し、前記信号線と前記走査線の各交点を画素とし、前記各画素の液晶セルに対応した前記走査線と前記信号線に電圧を印加して前記液晶セルの光学的状態を変化させる液晶パネルと、

水平走査毎に前記複数の信号線の夫々の一端から信号パルスを印加する信号線駆動回路と、

水平走査で選択する走査線の一端から走査パルスを印加する第1の走査線駆動回路と他端から前記走査パルスを印加する第2の走査線駆動回路と、

入力画像信号に基づいて、前記走査パルスと同期して前 記信号パルスの発生を前記信号線駆動回路に対して指示 する制御回路と、を具備することを特徴とする液晶表示 装置。

【請求項2】 複数の信号線と複数の走査線とをマトリックス状に配置し、前記信号線の夫々を上側の信号線と下側の信号線に分割し、前記信号線と前記走査線の各交点を画素とし、前記各画素の液晶セルに対応した前記走査線と前記信号線に電圧を印加して前記液晶セルの光学的状態を変化させる液晶パネルと、

水平走査毎に前記複数の上側の信号線の夫々の一端から 第1の信号パルスを印加する第1の信号線駆動回路と、 前記複数の下側の信号線の夫々の一端から第2の信号パ ルスを印加する第2の信号線駆動回路と、

水平走査で選択する走査線であって、上側の信号線に対応する第1の走査線の一端から第1の走査パルスを印加し、下側の信号線に対応する第2の走査線の一端から第2の走査パルスを印加する第1の走査線駆動回路と、前記第1の走査線の他端から前記第1の走査パルスを印加し、前記第2の走査線の他端から前記第2の走査パルスを印加する第2の走査線駆動回路と、

入力画像信号に基づいて、前記第1および第2の走査パルスと同期して前記第1および第2の信号パルスの発生を前記第1及び第2の信号線駆動回路に対して指示する制御回路と、を具備することを特徴とする液晶表示装置。

【請求項3】 複数の信号線と複数の走査線とをマトリックス状に配置し、前記信号線と前記走査線の各交点を画素とし、前記各画素の液晶セルに対応した前記走査線と前記信号線に電圧を印加して前記液晶セルの光学的状態を変化させる液晶パネルと、

水平走査毎に前記複数の信号線の夫々の一端から信号パルスを印加する第1の信号線駆動回路と、他端から前記信号パルスを印加する第2の信号線駆動回路と、

水平走査で選択する走査線の一端から走査パルスを印加する走査線駆動回路と、

入力画像信号に基づいて、前記走査パルスと同期して前 記信号パルスの発生を前記第1及び第2の信号線駆動回 路に対して指示する制御回路と、を具備することを特徴 とする液晶表示装置。

【請求項4】 複数の信号線と複数の走査線とをマトリックス状に配置し、前記信号線と前記走査線の各交点を画素とし、前記各画素の液晶セルに対応した前記走査線と前記信号線に電圧を印加して前記液晶セルの光学的状態を変化させる液晶パネルと、

水平走査毎に前記複数の夫々の信号線の一端から信号パルスを印加する第1の信号線駆動回路と、他端から前記信号パルスを印加する第2の信号線駆動回路と、

水平走査で選択する走査線の一端から走査パルスを印加する第1の走査線駆動回路と、他端から前記走査パルスを印加する第2の走査線駆動回路と、

入力画像信号に基づいて、前記走査パルスと同期して前記信号パルスの発生を前記第1及び第2の信号線駆動回路に対して指示する制御回路と、を具備することを特徴とする液晶表示装置。

【請求項5】 複数の信号線と複数の走査線とをマトリックス状に配置し、前記各走査線を左側の走査線と右側の走査線に分割し、前記信号線と前記走査線との各交点を画素とし、前記各画素の液晶セルに対応した前記走査線と前記信号線に電圧を印加して前記液晶セルの光学的状態を変化させる液晶パネルと、

水平走査毎に前記複数の夫々の信号線の一端から信号パルスを印加する信号線駆動回路と、

水平走査で選択する左側の走査線の一端から第1の走査 パルスを印加する第1の走査線駆動回路と、水平走査で 選択する右側の走査線の一端から第2の走査パルスを印 加する第2の走査線駆動回路と、

入力画像信号に基づいて、前記第1および第2の走査パルスと同期して前記信号パルスの発生を前記信号線駆動回路に対して指示する制御回路と、を具備することを特徴とする液晶表示装置。

【請求項6】 複数の信号線と複数の走査線とをマトリックス状に配置し、前記各走査線を左側の走査線と右側の走査線に分割し、前記信号線と前記走査線との各交点を画素とし、前記各画素の液晶セルに対応した前記走査線と前記信号線に電圧を印加して前記液晶セルの光学的状態を変化させる液晶パネルと、

水平走査毎に前記複数の夫々の信号線の一端から信号パルスを印加する第1の信号線駆動回路と、他端から前記信号パルスを印加する第2の信号線駆動回路と、

水平走査で選択する左側の走査線の一端から第1の走査 パルスを印加する第1の走査線駆動回路と、水平走査で 選択する右側の走査線の一端から第2の走査パルスを印 加する第2の走査線駆動回路と、

入力画像信号に基づいて、前記第1および第2の走査パルスと同期して前記信号パルスの発生を前記第1及び第2の信号線駆動回路に対して指示する制御回路と、を具備することを特徴とする液晶表示装置。

【請求項7】 複数の信号線と複数の走査線とをマトリ

ックス状に配置し、前記各信号線を上側の信号線と下側 の信号線に分割し、前記各走査線を左側の走査線と右側 の走査線に分割し、前記信号線と前記走査線との各交点 を画素とし、前記各画素の液晶セルに対応した前記走査 線と前記信号線に電圧を印加して前記液晶セルの光学的 状態を変化させる液晶パネルと、

水平走査毎に前記複数の上側の信号線の夫々の一端から 第1の信号パルスを印加する第1の信号線駆動回路と、 前記複数の下側の信号線の夫々の一端から第2の信号パ ルスを印加する第2の信号線駆動回路と、

水平走査で選択する走査線であって、上側の信号線に対応する第1の左側の走査線の一端から第1の走査パルスを印加し、下側の信号線に対応する第2の左側の走査線の一端から第2の走査パルスを印加する第1の走査線駆動回路と、水平走査で選択する走査線であって、上側の信号線に対応する第1の右側の走査線の一端から第3の走査パルスを印加し、下側の信号線に対応する第2の右側の走査線の一端から第4の走査パルスを印加する第2の走査線駆動回路と、

入力画像信号に基づいて、前記第1~第4の走査パルス と同期して前記信号パルスの発生を前記第1及び第2の 信号線駆動回路に対して指示する制御回路と、を具備す ることを特徴とする液晶表示装置。

【請求項8】 前記第1及び第2の走査線駆動回路と信号線駆動回路は、

前記第1および第2の走査線駆動回路の夫々が制御する 走査線の数を2Nとし、前記信号線駆動回路が制御する 信号線の数をMとし、前記走査線の1画素当たりの配線 抵抗をrとし、前記液晶セルを含めた走査線の1画素当 たりの画素容量をcとするとき、前記第1及び第2の走 査線駆動回路から見た夫々の走査線をM/2段の梯子型 分布定数回路とみなしてM·r/πの抵抗RとM·c/ πの容量CとからなるRC直列回路であるとし、

前記信号線の1画素当たりの配線抵抗をrsとし、前記 液晶セルを含めた信号線の1画素当たりの画素容量をcsとするとき、前記信号線駆動回路から見た夫々の信号線を2N段の梯子型分布定数回路とみなして4N·rs/πの抵抗Rと4N·cs/πの容量CとからなるRC直列回路であるとして、

各画素に印加される実効電圧の値が所定範囲内になるように駆動することを特徴とする請求項1または5に記載 の液晶表示装置。

【請求項9】 前記第1及び第2の走査線駆動回路と前記第1及び第2の信号線駆動回路は、

前記第1および第2の走査線駆動回路の夫々が制御する 走査線の数を2Nとし、前記第1および第2の信号線駆動回路の夫々が制御する信号線の数をMとし、前記走査線の1 画素当たりの配線抵抗をrとし、前記液晶セルを含めた走査線の1 画素当たりの画素容量をcとするとき、前記第1及び第2の走査線駆動回路から見た夫々の 走査線をM/2段の梯子型分布定数回路とみなして $M \cdot r/\pi$ の抵抗Rと $M \cdot c/\pi$ の容量CとからなるRC直列回路であるとし、

前記信号線の1画素当たりの配線抵抗をrsとし、前記液晶セルを含めた信号線の1画素当たりの画素容量をcsとするとき、前記第1及び第2の信号線駆動回路から見た夫々の信号線をN段の梯子型分布定数回路とみなして2N·rs/πの抵抗Rと2N·cs/πの容量CとからなるRC直列回路であるとして、

各画素に印加される実効電圧の値が所定範囲内になるように駆動することを特徴とする請求項2、4、6、7のいずれか1項に記載の液晶表示装置。

【請求項10】 前記走査線駆動回路と前記第1及び第2の信号線駆動回路は、

前記走査線駆動回路が制御する走査線の数を 2 Nとし、前記第1 および第2の信号線駆動回路の夫々が制御する信号線の数を Mとし、前記走査線の1 画素当たりの配線抵抗を r とし、前記液晶セルを含めた走査線の1 画素当たりの画素容量を c とし、前記走査線駆動回路から見た夫々の走査線を M段の梯子型分布定数回路とみなして 2 M・r/πの抵抗Rと 2 M・c/πの容量 C とからなる R C 直列回路であるとし、

前記信号線の1 画素当たりの配線抵抗をrsとし、前記 液晶セルを含めた信号線の1 画素当たりの画素容量をc sとし、前記第1 および第2の信号線駆動回路から見た 夫々の信号線をN段の梯子型分布定数回路とみなして2 $N \cdot rs$ / π の抵抗Rと $2N \cdot cs$ / π の容量CとからなるRC直列回路であるとして、

各画素に印加される実効電圧の値が所定範囲内になるように駆動することを特徴とする請求項3に記載の液晶表示装置。

【請求項11】 複数の信号線と複数の走査線とをマトリックス状に配置し、前記各信号線を上側の信号線と下側の信号線に分割し、前記信号線と前記走査線との各交点を画素とし、各画素の液晶セルに対応した前記走査線と前記信号線に電圧を印加して前記液晶セルの光学的状態を変化させる液晶パネルと、

水平走査毎に前記複数の上側の信号線の夫々の一端から 第1の信号パルスを印加する第1の信号線駆動回路と、 前記複数の下側の信号線の夫々の一端から第2の信号パ ルスを印加する第2の信号線駆動回路と、

水平走査で選択する走査線であって、上側の信号線に対応する第1の走査線の一端から第1の走査パルスを印加し、下側の信号線に対応する第2の走査線の一端から第2の走査パルスを印加する走査線駆動回路と、

入力画像信号に基づいて、前記第1および第2の走査パルスと同期して前記信号パルスの発生を前記第1及び第2の信号線駆動回路に対して指示する制御回路と、を具備し、

前記走査線駆動回路と第1及び第2の信号線駆動回路

は、

前記走査線駆動回路が制御する走査線の数を2Nとし、前記第1および第2の信号線駆動回路の夫々が制御する信号線の数をMとし、前記走査線の1画素当たりの配線抵抗をrとし、前記液晶セルを含めた走査線の1画素当たりの画素容量をcとし、前記走査線駆動回路から見た夫々の走査線をM段の梯子型分布定数回路とみなして2M・r/πの抵抗Rと2M・c/πの容量CとからなるRC直列回路であるとし、

前記信号線の1画素当たりの配線抵抗をrsとし、前記 液晶セルを含めた信号線の1画素当たりの画素容量をcsとし、前記第1および第2の信号線駆動回路から見た 夫々の信号線をN段の梯子型分布定数回路とみなして2 N·rs/πの抵抗Rと2N·cs/πの容量CとからなるRC直列回路であるとして、

各画素に印加される実効電圧の値が所定範囲内になるように駆動することを特徴とする液晶表示装置。

【請求項12】 複数の信号線と複数の走査線とをマトリックス状に配置し、前記信号線と前記走査線の各交点を画素とし、前記各画素の液晶セルに対応した前記走査線と前記信号線に電圧を印加して前記液晶セルの光学的状態を変化させる液晶パネルと、

水平走査毎に前記複数の信号線の夫々の一端から信号パルスを印加する信号線駆動回路と、

水平走査で選択する走査線の一端から走査パルスを印加 する走査線駆動回路と、

入力画像信号に基づいて、前記走査パルスと同期して前記信号パルスの発生を前記信号線駆動回路に対して指示する制御回路と、を具備し、

前記走査線駆動回路と信号線駆動回路は、

前記走査線駆動回路が制御する走査線の数を2Nとし、前記信号線駆動回路が制御する信号線の数をMとし、前記走査線の1画素当たりの配線抵抗をrとし、前記液晶セルを含めた走査線の1画素当たりの画素容量をcとし、前記走査線駆動回路から見た夫々の走査線をM段の梯子型分布定数回路とみなして2M·r/πの抵抗Rと2M·c/πの容量CとからなるRC直列回路であるとし、

前記信号線の1画素当たりの配線抵抗をrsとし、前記液晶セルを含めた信号線の1画素当たりの画素容量をcsとし、前記信号線駆動回路から見た夫々の信号線を2N段の梯子型分布定数回路とみなして4N·rs/πの抵抗Rと4N·cs/πの容量CとからなるRC直列回路であるとして、

前記走査線駆動回路と信号線駆動回路により、各画素に 印加される実効電圧の値が所定範囲内になるように駆動 することを特徴とする液晶表示装置。

【請求項13】 前記走査線の駆動端からX番目の信号 線と交差する点に位置する画素に印加される前記走査パ ルスの電圧Vgw(x,t)は、前記走査線の駆動端での 前記走査パルスの電圧は、時間t=0でVgnからVgn+1 に変わるものとし、そのときの動作基準電圧をVrefとし、前記第1及び第2の走査線駆動回路の出力抵抗をRgwとし、x=M/2とすれば、

【数1】Vgw(x, t) = (Vgn-Vgn+1) exp{- π^2 t/(4r c $x^2+2\pi$ c x Rgw)}+Vgn+1-Vref

とすることを特徴とする請求項8または9に記載の液晶表示装置。

【請求項14】 前記信号線の駆動端から y 番目の走査線と交差する点に位置する画素に印加される前記信号パルスの電圧 V sw (y, t)は、前記信号パルスの幅をTH、前記信号パルスの電位がVHのときの動作基準電圧を V ref1とし、前記信号パルスの電位がVLのときの動作基準電圧を V ref2とし、前記第1及び第2の信号線駆動回路の出力抵抗を R swとし、 y = N とすれば、

t=0でVHに切り替わる場合には、

【数2】Vsw(y, t) = (VH-Vref1) × [1-2 exp(- π^2 t/(4rs cs y²+2 π cs y Rs w)}]

とし、t=OでVLに切り替わる場合には、

【数3】Vsw(y, t) = (VL-Vref2) × [1-2 exp $\{-\pi^2 \text{ t/ (4rs cs } y^2+2\pi \text{ cs y Rs } w)\}$]

とすることを特徴とする請求項 $9\sim11$ のいずれか1項に記載の液晶表示装置。

【請求項15】 前記走査線の駆動端からX番目の信号線と交差する点に位置する画素に印加される前記走査パルスの電圧Vgs(x, t)は、前記走査線の駆動端での前記走査パルスの電圧は、時間t=0でVgnからVgn+1に変わるものとし、そのときの動作基準電圧をVrefとし、前記走査線駆動回路の出力抵抗をRgsとし、x=Mとすれば、

【数4】 Vgs (x, t) = (Vgn-Vgn+1) exp {- π^2 t/(4r c x²+2 π c x Rgs) } + Vgn+1-Vref

とすることを特徴とする請求項10~12のいずれか1項に記載の液晶表示装置。

【請求項16】 前記の信号線の駆動端から y番目の走査線と交差する点に位置する画素に印加される前記信号パルスの電圧Vss(y, t)は、前記信号パルスの幅をTH、前記信号パルスの電位がVHのときの動作基準電圧をVref1とし、前記信号パルスの電位がVLのときの動作基準電圧をVref2とし、前記信号線駆動回路の出力抵抗をRssとし、y=2Nとすれば、t=0でVHに切り替わる場合には、

【数5】Vss (y, t) = (VH-Vref1) × [1-2 exp $\{-\pi^2 \text{ t/ (4rs cs } y^2+2\pi \text{ cs } y \text{ Rs s})\}$] とし、 t=0でVLに切り替わる場合には、

[数6] Vss $(y, t) = (VL-Vref2) \times [1-2 exp <math>\{-\pi^2 t / (4rs cs y^2+2\pi cs y Rs s)\}$]

とすることを特徴とする請求項8または12に記載の液晶表示装置。

【請求項17】 前記走査線の駆動端からX番目の信号線と交差する点に位置する画素に印加される前記走査パルスの電圧Vgs(x, t)は、前記走査線の駆動端での前記走査パルスの電圧は、時間t=0でVgnからVgn+1に変わるものとし、そのときの動作基準電圧をVrefとし、前記走査線駆動回路の出力抵抗をRssとし、x=Mとすれば、

【数7】 Vgs (x, t) = (Vgn-Vgn+1) exp {- π^2 t/(4r c $x^2+2\pi$ c x Rgs)} + Vgn+1-Vref

とし、

前記信号線の駆動端からy番目の走査線と交差する点に位置する画素に印加される前記信号パルスの電圧Vsw (y, t)は、前記信号パルスの幅をTH、前記信号パルスの電位がVHのときの動作基準電圧をVref1とし、前記信号パルスの電位がVLのときの動作基準電圧をV ref2とし、前記第1及び第2の信号線駆動回路の出力抵抗をRswとし、y=Nとすれば、t=0でVHに切り替わる場合には、

【数8】 $Vsw(y, t) = (VH-Vref1) \times [1-2]$ exp $\{-\pi^2 t/(4rs cs y^2+2\pi cs y Rs w)\}$

とし、

t=0でVLに切り替わる場合には、

【数9】Vsw(y, t) = (VL-Vref2) × [1-2 exp{ $-\pi^2$ t/(4rs cs $y^2+2\pi$ cs y Rs w)}]

とすることを特徴とする請求項10または11に記載の 液晶表示装置。

【請求項18】 前記走査線の駆動端からX番目の信号線と交差する点に位置する画素に印加される前記走査パルスの電圧Vgs(x,t)は、前記走査線の駆動端での前記走査パルスの電圧は、時間t=0でVgnからVgn+1に変わるものとし、そのときの動作基準電圧をVrefとし、前記走査線駆動回路の出力抵抗をRssとし、x=Mとすれば、

【数10】 Vgs (x, t) = (Vgn-Vgn+1) e x p $\{-\pi^2 \text{ t/ } (4\text{r c } x^2+2\pi \text{ c x Rgs})\} + \text{Vgn} + 1 - \text{Vref}$

とし、

前記信号線の駆動端からy番目の走査線と交差する点に 位置する画素に印加される前記信号パルスの電圧Vss (y, t)は、前記信号パルスの幅をTH、前記信号パ ルスの電位がVHのときの動作基準電圧をVref1とし、 前記信号パルスの電位がVLのときの動作基準電圧をV ref2とし、前記信号線駆動回路の出力抵抗をRssとし、y=2Nとすれば、

【数11】 Vss (y, t) = (VH-Vref1) × [1-2exp $\{-\pi^2 \text{ t/ (4rs cs y}^2+2\pi \text{ y cs Rs s)}\}$

[数12] Vss (y, t) = (VL-Vref2) × [1-2exp{ $-\pi^2$ t/(4rs cs $y^2+2\pi$ y cs Rs s)}]

とすることを特徴とする請求項12に記載の液晶表示装 置

【請求項19】 前記第1及び第2の走査線駆動回路の 出力抵抗Rgwは 前記走査パルスのパルス幅をTHと し、前記M/2段の梯子型分布定数回路と見た走査線の 終端の画素の実効電圧と駆動端の画素の実効電圧との比 を71とすれば、

【数13】Rgw≤ {1-(γ1)²} {π TH/(1.5M c)} {(a²+N-1)/a²}-M r/π である請求項8または9に記載の液晶表示装置。

【請求項20】 前記第1及び第2の走査線駆動回路の出力抵抗Rgwは 走査線の駆動端での液晶パネルのオン電圧をVgon、液晶パネルのオフ電圧をVgoff、液晶パネルの遅延時間をTdpwとし、動作基準電圧をVrefとし、液晶パネルのスレッショルド電圧Vpthwとすれば、

【数14】Rgw≤-π Tdpw/{2M c ln(βw)}-M r/π

ここで、βw= (Vpthw-Vgon+Vref) / (Vgoff-Vgon) である請求項8または9に記載の液晶表示装置。

【請求項21】 前記走査線駆動回路の出力抵抗Rgs は、前記走査パルスのパルス幅をTHとし、前記M段の 梯子型分布定数回路と見た走査線の終端の画素の実効電 圧と駆動端の画素の実効電圧との比を r 2 とすれば、

【数15】Rgs≤ {1-(γ2)²} {π TH/(3M c)} {(a²+N-1)/a²} -2M r/π である請求項10~12のいずれか1項に記載の液晶表示装置。

【請求項22】 前記走査線駆動回路の出力抵抗Rgs は、走査線の駆動端での液晶パネルのオン電圧をVgo n、液晶パネルのオフ電圧をVgoff、液晶パネルの遅延時間をTdpsとし、動作基準電圧をVrefとし、液晶パネルのスレッショルド電圧Vpthsとすれば、

【数16】Rgs≤-π Tdps/{2M c ln(βs)}-2M r/π

ここで、 β s= (Vpths-Vgon+Vref) / (Vgoff-Vgon) である請求項 $10\sim12$ のいずれか1項に記載の液晶表示装置。

【請求項23】 前記第1及び第2の信号線駆動回路の 出力抵抗Rswは、前記信号パルスの幅をTHとし、前記 N段の梯子型分布定数回路と見た信号線の終端の画素の 実効電圧と駆動端の画素の実効電圧の比を r1sとすれば

【数17】 $Rsw \le \{1-(\gamma 1s)^2\}$ $\{\pi$ TH/(4N cs)} $\{(a^2+N-1)/N\}-2N$ rs $/\pi$ である請求項 $9\sim 11$ のいずれか1項に記載の液晶表示装置。

【請求項24】 前記第1及び第2の信号線駆動回路の 出力抵抗Rswは、前記信号パルスの幅をTHとし、前記 N段の梯子型分布定数回路と見た信号線の終端の画素の 実効電圧と駆動端の画素の実効電圧の比を γ 1sとすれば、

【数18】Rsw $\leq -\pi$ TH/[2N cs ln{(1- γ 1 s)/2}] -2N rs/ π

である請求項9~11のいずれか1項に記載の液晶表示 装置。

【請求項25】 前記信号線駆動回路の出力抵抗Rss は、前記信号パルスの幅をTHとし、前記2N段の梯子型分布定数回路と見た信号線の終端の画素の実効電圧と駆動端の画素の実効電圧の比を γ 2sとすれば、

【数19】Rss \leq $\{1-(\gamma 2s)^2\}$ $\{\pi$ TH/ $\{8N\}$ cs)} $\{(a^2+N-1)/N\}$ $\{-4N\}$ rs/ π である請求項8または12に記載の液晶表示装置。

【請求項26】 前記信号線駆動回路の出力抵抗Rss は、前記信号パルスの幅をTHとし、前記2N段の梯子型分布定数回路と見た信号線の終端の画素の実効電圧と駆動端の画素の実効電圧の比を γ 2sとすれば、

【数20】Rss $\leq -\pi$ TH/[4N cs ln{ $(1-\gamma 2 s)/2$ }] -4N rs/ π

である請求項8または12に記載の液晶表示装置。

【請求項27】 前記走査パルスのパルス幅をTHとし、その繰り返し周期TVを2N・THとし、前記第1及び第2の走査線駆動回路は、選択した走査線に対して前記周期TV毎にピーク電位がV(+)である正極性の走査パルスとピーク電位がV(-)である負極性の走査パルスとを交互に印加するものとし、非選択の走査線に対して動作基準電圧Vrefを印加するものであり、信号線には前記V(+)印加時にはVLが、前記V(-)印加時にはVHが印加されるものとすれば、前記第1及び第2の前記走査線駆動回路の夫々の走査線駆動電流Igwは、V(+)印加時については、

【数21】

 $I gw(+)=2N \cdot M \cdot c (V(+)-VL)/(\pi \cdot TV)$ とし、V(-) 印加時については、

【数22】

 $Igw(-)=2N\cdot M\cdot c(V(-)-VH)/(\pi\cdot TV)$ である請求項8または9に記載の液晶表示装置。

【請求項28】 前記走査パルスのパルス幅をTHと

し、その繰り返し周期TVを2N・THとし、前記走査線駆動回路は、選択した走査線に対して前記周期TV毎にピーク電位がV(+)である正極性の走査パルスとピーク電位がV(-)である負極性の走査パルスとを交互に印加するものとし、非選択の走査線に対して動作基準電圧Vrefを印加するものであり、信号線には前記V(+)印加時にはVLが、前記V(-)印加時にはVHが印加されるものとすれば、前記走査線駆動回路の走査線駆動電流Issは、V(+)印加時については、

【数23】

I gw(+) = $4N \cdot M \cdot c (V(+) - VL) / (\pi \cdot TV)$ \\ \tag{\pi}.

V(-)印加時については、

【数24】

 $I gw(-)=4N\cdot M\cdot c (V(-)-VH)/(\pi\cdot TV)$ とする請求項 $10\sim 12$ のいずれか1項に記載の液晶表示装置。

【請求項29】 前記走査パルスのパルス幅をTHとし、その繰り返し周期TVを2N・THとし、選択した走査線に対して前記周期TV毎に前記走査線駆動電圧Vgonを印加し、電位がVg(+)である高電位の補償電圧と電位がVg(-)である低電位の補償電圧とを交互に印加し、非選択の走査線に対してVgoffを印加するものとすれば、前記第1及び第2の走査線駆動回路の夫々の走査線駆動電流 Igwは、

Vgon印加時については

【数25】

I gw(g) = $2N \cdot M \cdot c$ (Vgon-Vgoff) / ($\pi \cdot T$ V)

とし、

Vg(+)印加時については

【数26】

I gw(+) \doteq N · M · c (Vg(+) - Vgoff) / (π · T V)

とし、

Vg(-)印加時については

【数27】

 $I gw(-) = N \cdot M \cdot c \quad (Vg(-) - Vgoff) / (\pi \cdot T)$ V)

とする請求項8または9に記載の液晶表示装置。

【請求項30】 前記走査パルスのパルス幅をTHとし、その繰り返し周期TVを2N THとし、選択した走査線に対して前記周期TV毎に前記走査線駆動電圧Vgonを印加し、電位がVg(+)である高電位の補償電圧と電位がVg(-)である低電位の補償電圧とを交互に印加し、非選択の走査線に対してVgoffを印加するものとすれば、前記走査線駆動回路の走査線駆動電流 I gsは、

Vgon印加時については

【数28】

 $Igs(g) = 4N \cdot M \cdot c \quad (Vgon-Vgoff) / (\pi \cdot T)$

V)

とし、

Vg(+)印加時については

【数29】 $Igs(+)=2N \cdot M \cdot c (Vg(+)-Vgoff) / (\pi \cdot TV)$

とし、Vg(-)印加時については

【数30】 $Igs(-)=2N \cdot M \cdot c (Vg(-)-Vgoff) / (\pi \cdot TV)$

とする請求項10~12のいずれか1項に記載の液晶表示装置

【請求項31】 前記信号パルスの幅をTHとし、前記信号パルスの電位がVHのときの動作基準電圧をVref1とし、前記信号パルスの電位がVLのときの動作基準電圧をVref2とし、前記走査パルスの繰り返し周期TVを2N・THとすれば、前記第1及び第2の前記信号線駆動回路は、信号線に対して前記信号パルスのパルス幅TH毎に、信号線駆動電圧VH、VLを交互に印加し、前記第1及び第2の前記信号線駆動回路の夫々の信号線駆動電流Iswは、

VHの印加時については、

【数31】Isw(+)=8(VH-Vref1) $N^2 \cdot M \cdot cs$ /($\pi \cdot TV$)

とし、

VLの印加時については、

【数32】 Isw(-)=8(VL-Vref2) $N^2 \cdot M \cdot cs$ $/(\pi \cdot TV)$

とする請求項9~11のいずれか1項に記載の液晶表示 装置。

【請求項32】 前記信号パルスの幅をTHとし、前記信号パルスの電位がVHのときの動作基準電圧をVref1とし、前記信号パルスの電位がVLのときの動作基準電圧をVref2とし、前記走査パルスの繰り返し周期TVを2N・THとすれば、前記信号線駆動回路は、信号線に対して前記信号パルスのパルス幅TH毎に、信号線駆動電圧VH、VLを交互に印加し、前記信号線駆動回路の信号線駆動電流 Issは、

VHの印加時については、

【数33】 Iss(+)=16(VH-Vref1) $N^2 \cdot M \cdot c$ s/($\pi \cdot TV$)

とし、

VLの印加時については、

【数34】 I ss(-)=16(VL-Vref2) $N^2 \cdot M \cdot cs/(\pi \cdot TV)$

とする請求項8または12に記載の液晶表示装置。

【請求項33】 前記両端駆動に用いる走査線駆動回路の出力抵抗を、同一の液晶パネルにおいて走査線の片端駆動とする場合に用いる走査線駆動回路の出力抵抗の1/2以下とする請求項1、2、4、5、6、7のいずれか1項に記載の液晶表示装置。

【請求項34】 前記両端駆動に用いる信号線駆動回路

の出力抵抗を、同一の液晶パネルにおいて信号線を片端 駆動とする場合に用いる信号線駆動回路の出力抵抗の1 /2以下とする請求項2、3、4、6、7のいずれか1 項に記載の液晶表示装置。

【請求項35】 前記各走査線の駆動端子を液晶パネルの画像表示領域外に設けた請求項1~7のいずれか1項に記載の液晶表示装置。

【請求項36】 前記各信号線の駆動端子を液晶パネルの画像表示領域外に設けた請求項1~7のいずれか1項に記載の液晶表示装置。

【請求項37】 前記走査線駆動回路を液晶パネル上の 画像表示領域外の部分に設けた請求項1~7のいずれか 1項に記載の液晶表示装置。

【請求項38】 前記信号線駆動回路を液晶パネル上の 画像表示領域外の部分に設けた請求項1~7のいずれか 1項に記載の液晶表示装置。

【請求項39】 前記走査線の駆動端からX番目の画素の実効電圧と、前記走査線の駆動端の画素の実効電圧との比γgw(x)は、x=M/2とすれば、

【数35】 γ gw(x)= $[1-1.5(4r c x^2+2\pi c x Rgw)/(\pi^2 TH) \times a^2/(a^2+N-1)]^{1/2}$ とする請求項8または9に記載の液晶表示装置。

【請求項40】 前記走査線の駆動端からX番目の画素の実効電圧と前記走査線の駆動端の画素の実効電圧との比γgs(x)は、x=Mとすれば、

【数36】 γ gs(x)= $[1-1.5(4r c x^2+2\pi c x Rgs)/(\pi^2 TH) \times a^2/(a^2+N-1)]^{1/2}$ とする請求項 $10\sim12$ のいずれか1項に記載の液晶表示装置。

【請求項41】 前記信号線の駆動端からy番目の画素の実効電圧と前記信号線の駆動端の画素の実効電圧との比γsw(y)は、y=Nとすれば、

【数37】 γ sw(y)= $[1-2(4rs cs y^2+2\pi cs y Rsw)/(\pi^2 TH) \times N/(a^2+N-1)]^{1/2}$ とする請求項9~11のいずれか1項に記載の液晶表示装置.

【請求項42】 前記信号線の駆動端からy番目の画素の実効電圧と、前記信号線の駆動端の画素の実効電圧との比γsw(y)は、y=Nとすれば、

【数38】 γ sw (y) = [1-2exp{- π^2 TH/(4y rs cs+2 π y cs Rsw)}]

とする請求項9~11のいずれか1項に記載の液晶表示装置。

【請求項43】 前記信号線の駆動端からy番目の終端の画素の実効電圧と、前記信号線の駆動端の画素の実効電圧との比γss(y)は、y=2Nとすれば、

【数39】 γ ss (y) = $[1-2(4\text{rs cs y}^2+2\pi \text{ cs y Rss})/(\pi^2\text{ TH})\times N/(a^2+N-1)]^{1/2}$ とする請求項8または12に記載の液晶表示装置。

【請求項44】 前記信号線の駆動端からy番目の終端

の画素の実効電圧と、前記信号線の駆動端の画素の実効 電圧との比でss(y)は、y=2Nとすれば、

[数40] γ ss (y) = $\{1-2e \times p \{-\pi^2 \text{ TH}/(4y)\}^2 \text{ rs cs} + 2\pi \text{ y cs Rss}\}\}$

とする請求項8または12に記載の液晶表示装置。

【請求項45】 前記液晶パネルのスレッショルド電圧 Vpthwは、液晶パネルの遅延時間をTdpwとし、液晶パネルのオン電圧とオフ電圧を夫々Vgon及びVgoffと し、前記走査線の駆動端における前記走査パルスが時間 t=0でVgoffからVgonに変わるものとし、そのとき の動作基準電圧をVrefとすれば、

【数41】 $Vpthw = (Vgoff - Vgon) e x p {-\pi^2 T dpw/(4x^2 r c + 2\pi x c Rgw)} + Vgon - Vref とする請求項8または9に記載の液晶表示装置。$

【請求項46】 前記液晶パネルのスレッショルド電圧 Vpthsは、液晶パネルの遅延時間をTdpsとし、液晶パネルのオン電圧とオフ電圧を夫々Vgon及びVgoffとし、前記走査線の駆動端における前記走査パルスが時間 t=0でVgoffからVgonに変わるものとし、そのときの動作基準電圧をVrefとすれば、

【数42】Vpths= (Vgoff-Vgon) e x p $\{-\pi^2 \text{ T dps}/(4\text{x}^2\text{ r c}+2\pi\text{ x c Rgs})\}$ + Vgon-Vref とする請求項 $10\sim12$ のいずれか1項に記載の液晶表示装置。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、映像機器やコンピュータなどの情報機器のディスプレイとして有用な液晶表示装置に関し、特に各画素の輝度むらが小さくなるように駆動する液晶表示装置及び液晶駆動方法に関するものである。

[0002]

【従来の技術】図49は、液晶パネルの等価回路とこの液晶パネルを駆動する駆動回路とを図示した従来の液晶表示装置の構成図である。この液晶表示装置は、液晶パネル14、上側の信号線駆動回路15、下側の信号線駆動回路16、走査線駆動回路17、制御回路18、駆動電源回路19を含んで構成される。

【0003】液晶パネル14にはy方向(垂直方向)に設けられた複数の信号線と、X方向(水平方向)に設けられた複数の走査線とがある。この信号線は上下均等に 2分割された上側の信号線10と下側の信号線11とからなり、上下の信号線10、11の本数は夫々M本とする。また走査線12の数は2N本とする。そして上下の信号線10、11のアドレスを Y_1 $\sim Y_N$ とし、上半分の走査線12のアドレスを X_{N+1} $\sim X_{2N}$ としている。

【0004】このように単純マトリックス型の液晶パネル14では、上側の信号線10及び下側の信号線11 と、走査線12とがマトリックス状に配置され、上側の 信号線10と走査線12との交点、及び下側の信号線11と走査線12との交点に夫々画素13が形成されている。画素13は液晶セル及び透明画素電極、又は液晶セル及び透明画素電極を含む駆動端子を有し、その容量は液晶セルと画素電極等により決まる。ここでは画素13の容量を画素容量と呼ぶ。なお、TFT型液晶パネルの場合にはTFT、液晶セルなどを含む。

【0005】この液晶パネル14は、上下2分割で駆動される。即ち、上側の信号線10は上側の信号線駆動回路15により駆動され、下側の信号線11は下側の信号線駆動回路16により駆動される。走査線12は1つの走査線駆動回路17により走査線12の片端側から駆動される。

【0006】図49に示す従来の液晶パネル14は、走査線12の左端より駆動されているが、ここでは、このような片端から走査線12に駆動電圧を与えて各画素13を駆動する方法を以下、走査線片端駆動と記す。上側の信号線駆動回路15と下側の信号線駆動回路16は、上側の信号線10、下側の信号線11の数、及び走査線12の数に応じて、液晶パネル14の周辺に配置される

【0007】制御回路18は、入力画像信号に基づいて上側の信号線駆動回路15と下側の信号線駆動回路16と走査線駆動回路17とを制御する回路である。駆動電源回路19は上側の信号線駆動回路15と下側の信号線駆動回路16と走査線左駆動回路17に駆動電圧を供給する回路である。ここで駆動電圧は、V(+)、V(-)、VH、Vref、VLの5種類存在し、それらの組み合わせによって各画素13が駆動される。Vrefは動作基準電圧を指し、Vrefを基準として、V(+)は走査パルスの正極性のピーク値、VHは信号パルスの高電位側のピーク値、VLは信号パルスの低電位側のピーク値である。

【0008】走査線駆動回路17は、信号線を上下2分割駆動するために、アドレス $X_1 \sim X_N$ の走査線12と、アドレス $X_{N+1} \sim X_{2N}$ の走査線12とを並行して同時に走査する。即ち、走査線駆動回路17は、アドレス X_1 と X_{N+1} の走査線12から同時に走査を開始し、アドレス X_1 から X_N まで、及びアドレス X_{N+1} から X_2 Nまでを同じタイミングで順次に走査する。

【0009】図50に示すように、走査線駆動回路17はアドレス $X_1 \sim X_{2N}$ にかけて走査線12を順次に走査し、選択した走査線12に対してV(+)又はV(-)の駆動電圧を与え、非選択の走査線12に対して動作基準電圧Vrefを与える。上側の信号線駆動回路15と下側の信号線駆動回路16は制御回路18の制御信号に応じて、信号線10、11を信号パルスとしてVH、VLの信号線駆動電圧で駆動する。上側及V下側の信号線駆動回路15と16の出力回路は、2値(VHとVL)か

ら1値を選択して出力する2個のアナログスイッチから 構成される。駆動電圧V(+)、V(-)、VH、V L、Vrefの関係は次の(数43)を満たすものとす る。

[0010]

【数43】VH-Vref=Vref-VL

V=V (+) - Vref = Vref - V (-)

尚、Vは各画素13の液晶セルに印加される駆動電圧の 振幅である。

【0011】図49の上側の信号線駆動回路15は、ア ドレス X_1 から X_N の走査線に対して、VH、VLのいず れかの信号線駆動電圧をM本の上側の信号線10に対し て水平走査毎に同時に出力する。下側の信号線駆動回路 16は、アドレス X_{N+1} の走査線から $X2_N$ の走査線に対 応して、VH、VLのいずれかの信号線駆動電圧をM本 の下側の信号線11に対して水平走査毎に同時に出力す る。走査線駆動回路17は走査線12を水平走査毎に順 次選択し、選択された走査線12には走査パルスとして 走査線駆動電圧V(+)又はV(-)を左側片端より出 カし、選択されない走査線12には動作基準電圧Vref を出力する。従って、走査線駆動回路17の出力回路は V(+)、V(-)、Vrefから1値を選択して出力 する3個のアナログスイッチから構成される。3個のア ナログスイッチの出力抵抗 (オン抵抗ともいう)をRo とする。

【0012】以上のように液晶パネル14が線順次駆動される。図49に示すように、液晶パネル14は上下の2画面から構成されていても、上下2画面は同時に走査される。このため、上側の信号線駆動回路14と下側の信号線駆動回路15の出力端は同数だけ設けられている

[0013]

【発明が解決しようとする課題】しかしながら、走査線を片端駆動とする従来の液晶表示装置では、走査線12の配線抵抗rと画素容量cの存在により、各画素の駆動電圧に遅延が生じる。このため、走査線12の駆動端から終端までの各画素において、実効電圧が少しずつ異なり、走査線12の駆動端から終端に向けて、夫々の画素である。このような輝度もらを横方向輝度差という。さらに、画素の駆動電圧が全むためにクロストークが発生する。これを横クロストークという。同様にして、信号線の駆動においても信号線の配線抵抗と画素容量による遅延が生じ、信号線の駆動端から終端に向けて、夫々の画素の明るさが少しずつことなる縦方向輝度差が発生し、かつ、信号線駆動による波形歪みで生じるクロストークも生じる。これを縦クロストークという。

【0014】このような横あるいは縦方向輝度差あるい はクロストークは、液晶表示装置が大画面であればある 程大きくなり、画質を劣化させるという大きな原因とな っていた。横あるいは縦方向輝度差とクロストークをなくすための駆動方法の開発には、液晶パネルの構造と駆動回路とを含めた駆動解析が必要不可欠である。しかし、横方向あるいは縦方向輝度差、クロストーク、走査線あるいは信号線の駆動電流、駆動電圧の遅延時間等については、従来の駆動解析法による計算結果と実測値とは一致するものではなかった。また最適な駆動方法と最適な駆動回路の開発に、時間とコストを要するという問題点があった。

【0015】上記の問題点について以下に詳細に説明する。ここでは、液晶パネル14が単純マトリックス型である場合の横方向輝度差と走査線駆動電流を例にとり、問題点を説明する。図50(A)は(数43)の関係を満たす上側の信号線駆動回路15、下側の信号線駆動回路16の出力波形図である。図50(B)は走査線駆動回路17の出力波形図である。図50(C)、(D)は夫々駆動端及び終端に位置する画素13に印加される電圧波形図である。なお、THは水平走査時間、TVは垂直走査時間、Nは全走査線数の1/2の数である。

【0016】 (X_N, Y_1) は、 X_N 番目の走査線12と Y_1 番目の信号線10、11との交点にある画素13を 示し、 (X_N, Y_M) は X_N 番目の走査線12と Y_M 番目の信号線10、11との交点にある画素13を示す。図50(C)の (X_N, Y_1) にある画素13は走査線駆動回路17の駆動端にあり、図50(D) (X_N, Y_M) にある画素13は走査線駆動回路17の終端にある。このように画素13は走査線駆動回路17の終端にある。このように画素13にかかる電圧は、走査線12の駆動端と終端で異なる。駆動端では理想的な波形(組み合わせ矩形波)で駆動されるが、図50(D)に示すように走査線12の終端では遅延が生じて矩形波の立ち上がり部分で波形が歪む。

【0017】ここで、走査線駆動電圧の立ち下がりを0 とし、横方向輝度差は走査駆動電圧の立ち上がり時間に よって生じると近似する。従って、図50(C)、

(D)では、走査線駆動電圧の立ち下がり時間を0として、信号線駆動電圧VH、VLは理想的なパルス波形とする。さらに、駆動電圧による画素容量に変化があったとしても、横方向輝度差の発生には関与しない。画素容量の変化は後で補正できるから一定とする。

【0018】液晶パネル14の等価回路を図2に示す。ここでは上側の信号線10、下側の信号線11の1画素当たりの配線抵抗をrsとし、走査線12の1画素当たりの配線抵抗をrとし、走査線12の画素13の画素容量をcとして表す。液晶パネル14では、走査線駆動回路17により選択された走査線12以外の2(N-1)本の走査線は動作基準電圧Vrefで駆動され、上側の信号線10、下側の信号線11は動作基準電圧Vref又は信号線駆動電圧VH又はVしで駆動される。このため、2(N-1)本の走査線12の駆動端と、上側の信号線10、下側の信号線11の駆動端は平均してVrefの電位

にある。従って、電気特性的には各画素容量cの片方の 電位はVrefと見なせる。よって、図51(A)に示す ように、1本の走査線12はアドレスY1~Ymの交点に 形成される配線抵抗ァと画素容量cからなる分布定数回 路で表される。図51(A)では、M個の配線抵抗rと M個の画素容量cが梯子状に結合された場合の回路を示 している。(信号線の配線抵抗をrs、画素容量csとす れば、図51(A)と同様のN個の配線抵抗rsとN個 の画素容量csの分布定数回路で表される。)

一方、従来の技術では、図51(B)に示す等価回路に より液晶パネルの駆動解析が行なわれていた。この等価 回路では、走査線12の配線抵抗の総和M·rをRLと し、画素容量cの総和M·cをCLとし、抵抗RLと画 素容量CLからなる直列回路によって走査線12を表し ている。図51(B)は走査線駆動回路17の出力抵抗 をRoとし、走査線駆動回路17に内蔵されたアナログ スィッチをSWとし、電圧Vで走査線12を駆動する回 路を表している。この等価回路では、走査線12の終端 電圧が、容量値CLを有するコンデンサの端子電圧Vc mで表される。t=OのときSWがオンとなるとする と、Ro=0であれば、(数44)の過度現象の解より Vcmを求めることができる。

[0019]

【数44】Vcm=V[1-exp{-t/(RL·C L) }]

 $RL=M \cdot r$, $CL=M \cdot c$

走査線片端駆動では駆動端と終端での画素容量cの実効 電圧が異なる。このため液晶セルの透過率が横方向で異 なり、液晶表示装置の画面に横方向輝度差が生じる。こ

の横方向の輝度差により画面の表示むらが発生し、画質 が劣化する。横方向の輝度差は表示画面が大きいほど目 立ち、例えば対角線長12.1インチの液晶表示装置で は実用上問題ないが、17インチの液晶表示装置では表 示むらが目で識別できる。

【0020】図50(A)に示す信号線駆動回路の駆動 波形をfs、(B)に示す走査線駆動回路の駆動波形を fcとすれば、(C)に示す駆動端の画素13の駆動波 形は(fc+fs)である。実効電圧Veは、(fc+ fs)²・dtの値を一周期で積分演算し、この積分値 を周期で除算し、得られた除算値を開平すれば駆動波形 (fc+fs)の実効値が求められる。走査線12の駆 動端の実効値Veclは(数45)のようになる。

[0021]

【数45】 $Vecl = [(V+V/a)^2/N+(N-$ 1) $(V/a)^2/N$] 1/2

V = a (VH - Vref)

ここで、Vは画素の印加電圧、Nは全走査線数の1/2 の値である。

【0022】(数45)のVは走査線駆動電圧を表し、 (V/a)は信号線駆動電圧を表すから、信号線駆動電 圧を理想パルスと仮定し、終端での走査線駆動電圧の遅 延の影響を求めるには、(数45)のVを(数44)に 置換しなければならないが、計算が複雑になるために演 算を近似して、走査線12の終端の実効電圧Vecm は、(数45)の(V+V/a)²/Nの項に換えて、 (数46)の積分演算を行えばよい。

[0023]

【数46】

$$\{(V+V/a)^{2}/TV\}$$
 $\int_{0}^{TH} [1-exp\{-t/RL\cdot CL\}]^{2}\cdot dt$

ただし、 $(\int V \, c \, m \, d \, t + V / \, a)^2 \Rightarrow (1 + 1 / \, a)^2 \left[\int V \, c \, m \, d \, t\right]^2$ と近似する。

【0024】水平走査期間がTHなので、0~THの定 積分に置き換えれば得られる。TV=N·TH、TH》 CL·RLを満たすように液晶表示装置が設計されるか ら、終端の0~THまでの積分値は(数47)のように

$$V \in C$$
= $\{(V+V/a)^{2}/TV\} \int_{0}^{TH} [1-e \times p\{-t/RL \cdot CL\}]^{2} \cdot dt$
= $\{(V+V/a)^{2}/TV\} \cdot [1-1.5RL \cdot CL/TH]$

【0026】よって、走査線12の駆動端の実効電圧V eclと、終端の実効電圧Vecmは(数48)のよう に表すことができる。

[0027]

【数48】 $Vecl=Vecl=[(V+V/a)^2/N$ $+(N-1)\cdot(V/a)^2/N$] 1/2 V e c m

 $= [{(V+V/a)^2/N} \cdot (1-1.5RL \cdot CL/T)]$

 $H) + (N-1) (V/a)^2/N^{1/2}$

横方向輝度差は、実効電圧Vec1-実効電圧Vecm によって示される。さらに、駆動端の実効電圧Vec 1 と、終端の実効電圧Vecmとの比ァを求めると(数4 9)のようになる。

[0028]

【数49】 $\gamma = Vecm/Vecl = [\{(1-1.5RL$

 $\cdot CL/TH) \cdot (a+1)^{2} / \{(a+1)^{2} + N-1\}$

ここで、a》1より、(数50)の関係となる。

[0029] 【数50】

【0030】次に走査線駆動電流Igは次のように求め ることができる。コンデンサーcに電圧vを充電した場 合には、充電による電荷移動はvcであるから、走査線 数を上下夫々N、信号線数をM、走査線の画素容量を c、垂直走査時間TVとして、V(+)の走査線駆動電 圧に対する駆動電流 Ig(+)は(数51)、V(-) の走査線駆動電圧に対する駆動電流 Ig(-)は(数5 2)となる。

[0031]

【数51】 $Ig(+) = 2N \cdot M \cdot c \{V(+) - V$ L} / (TV)

[0032]

【数52】Ig(-)=2N·M·c{V(-)-V H} / (TV)

以下に、液晶パネルの画面対角線長が12.1インチと 17インチの液晶表示装置において、(数48)~(数 50)から求めた横方向輝度差と、VH=-VL=2. 1 Vの条件の下で(数51)~(数52)から求めた走 査線駆動電流とのシミュレーション結果とを示す。

【0033】(1)12.1インチの液晶表示装置につ いて

横方向輝度差=70.5mV

 $\gamma = 0.975$

電圧Vecl=2.74V

走査線駆動電流 I g=1. 42 m A (実測値=1.0 m A)

測定条件

 $TH = 27.8 \mu S$, TV = 8.34 m S, c = 0.2

 $r=1.5\Omega$, N=300, $M=800\times3$, a=14.5

V = 30.5V, V(+) = 31.55V

(2)17インチの液晶表示装置について

横方向輝度差=96.2mV

 $\gamma = 0.963$

電圧Vec1=2.60V

走査線駆動電流 I g=1.75 mA(実測値=0.97 mA)

測定条件

 $TH = 28 \mu S$, TV = 14.34 mS, c = 0.19

 $r=1.5\Omega$, N=512, $M=1280\times3$, a=1

V = 32.5V, V(+) = 33.55V

以上の結果では、12.1インチの液晶表示装置では7 O. 5mVの横方向輝度差が生じ、17インチの液晶表

 $\gamma = [1 - (1.5RL \cdot CL/TH) \cdot \{a^2/(a^2+N-1)\}]^{1/8}$ 示装置で96.2mVの横方向輝度差が生じる。表示パ ターンにもよるが、液晶の実効電圧差が10mV以上に なると、人間の肉眼で輝度差が識別できる。識別できる 実効電圧差を数値化するのは、表示パターンにより限界 値が異なり、人間の個体差も加わるので、非常に困難で ある。しかし一般的には、10~15mVの間を限界値 とし、その倍の20~30mVでは、表示パターンおよ び人間の個体差に係わらず横方向輝度差が明瞭に識別で

> 【0034】上記の計算結果では、横方向輝度差の値は 肉眼で識別できる値を大きく越えているので12.1イ ンチおよび17インチ双方の液晶表示装置で横方向輝度 差が識別できるはずである。しかし実際に肉眼で見る と、12.1インチでは輝度差が識別できるものの、実 用的には許容できる程度のものである。この意味で、実 際の実効電圧差は20~30mVの範囲内であると推定 される。17インチの液晶表示装置においては、画質に 影響を与え、かつ明瞭に輝度差を肉眼で確認できること から、実効電圧差は30mV程度と推定される。このよ うに実際の実効電圧差は計算結果のような96mVもの 大きな値にならない。

> 【0035】さらに、走査線の駆動電流の計算結果は、 測定値より非常に大きな値となり、誤差が大きい。同様 に信号線の駆動電流を求めることができ、計算結果は測 定値より非常に大きな値となる。このように図51

> (B) の等価回路では、計算結果と実測値が一致せず、 液晶パネルの画素数が増加すると、駆動解析に使用でき ないという問題があった。

【0036】前述したように走査線駆動電圧の遅延によ り生じる横方向輝度差は、画面の表示むらとなり、画質 を劣化させる。走査線12の片端駆動では、横方向輝度 差は12インチの液晶パネルにおいて実用上問題になら ないが、17インチの液晶パネルにおいては非常に大き な問題となる。また、信号線を片端から駆動する場合に おいても信号線駆動電圧の遅延時間により生じる縦方向 輝度差が生じ、画面のムラとなる。横方向あるいは縦方 向輝度差あるいはクロストークが生じない液晶表示装置 の開発には、走査線と信号線の駆動解析が必要である が、従来の方法による駆動解析ではその計算結果と実測 値との差が大きいため実用的な駆動解析が行えなかっ た。

【0037】本発明は、このような従来の問題点に鑑み てなされたものであって、液晶パネルにおいて走査線ま たは信号線の配線抵抗と画素容量により生じる駆動電圧 の遅延に対し、走査線駆動、信号線駆動を改善し、駆動 電圧遅延を低減し、横方向あるいは縦方向輝度差あるい はクロストークを少なくし、画質を向上した液晶表示装置とその駆動方法を実現することを目的とする。さらに精度の高い駆動解析法を用いて横方向あるいは縦方向輝度差あるいはクロストークをより少なくし、画質を向上させ、走査線および信号線を簡単な等価回路で表し、駆動回路の最適設計を効率よく低コストでできるようにした液晶表示装置とその駆動方法を実現することを目的とする。

[0038]

【課題を解決するための手段】上記課題を解決するための本発明に係る第1の液晶表示装置は、複数の信号線と複数の走査線とをマトリックス状に配置し、前記信号線と前記走査線の各交点を画素とし、前記各画素の液晶セルに対応した前記走査線と前記信号線に電圧を印加して前記液晶セルの光学的状態を変化させる液晶パネルと、水平走査毎に前記複数の信号線の夫々の一端から信号パルスを印加する信号線駆動回路と、水平走査で選択する走査線の一端から走査パルスを印加する第1の走査線駆動回路と他端から前記走査パルスを印加する第2の走査線駆動回路と、入力画像信号に基づいて、前記走査パルスと同期して前記信号パルスの発生を前記信号線駆動回路に対して指示する制御回路とを具備することを特徴とする。

【0039】かかる構成により、走査線については走査パルスが走査線の両端から印加される両端駆動となり、同一走査線の液晶セル間における走査パルス伝播遅延を小さくすることができ、横方向輝度差、横クロストークの発生を低減させることができる。

【0040】次に、上記課題を解決するための本発明に 係る第2の液晶表示装置は、複数の信号線と複数の走査 線とをマトリックス状に配置し、前記信号線の夫々を上 側の信号線と下側の信号線に分割し、前記信号線と前記 走査線の各交点を画素とし、前記各画素の液晶セルに対 応した前記走査線と前記信号線に電圧を印加して前記液 晶セルの光学的状態を変化させる液晶パネルと、水平走 査毎に前記複数の上側の信号線の夫々の一端から第1の 信号パルスを印加する第1の信号線駆動回路と、前記複 数の下側の信号線の夫々の一端から第2の信号パルスを 印加する第2の信号線駆動回路と、水平走査で選択する 走査線であって、上側の信号線に対応する第1の走査線 の一端から第1の走査パルスを印加し、下側の信号線に 対応する第2の走査線の一端から第2の走査パルスを印 加する第1の走査線駆動回路と、前記第1の走査線の他 端から前記第1の走査パルスを印加し、前記第2の走査 線の他端から前記第2の走査パルスを印加する第2の走 査線駆動回路と、入力画像信号に基づいて、前記第1お よび第2の走査パルスと同期して前記第1および第2の 信号パルスの発生を前記第1及び第2の信号線駆動回路 に対して指示する制御回路とを具備することを特徴とす る。

【0041】かかる構成により、走査線については走査パルスが走査線の両端から印加される両端駆動となり、同一走査線の液晶セル間における走査パルス伝播遅延を小さくすることができ、横方向輝度差、横クロストークの発生を低減させることができる。信号線については上側の信号線と下側の信号線の上下分割駆動とし、信号線の信号パルス波形歪みを小さくすることができ、縦方向輝度差、縦クロストークの発生を低減させることができ、また、走査パルスが上下画面2つの系統で与えられる上下画面駆動とすることができる。

【0042】次に、上記課題を解決するための本発明に係る第3の液晶表示装置は、複数の信号線と複数の走査線とをマトリックス状に配置し、前記信号線と前記走査線の各交点を画素とし、前記各画素の液晶セルに対応した前記走査線と前記信号線に電圧を印加して前記液晶セルの光学的状態を変化させる液晶パネルと、水平走査毎に前記複数の信号線の夫々の一端から信号パルスを印加する第1の信号線駆動回路と、他端から前記信号パルスを印加する第2の信号線駆動回路と、水平走査で選択する走査線の一端から走査パルスを印加する走査線駆動回路と、入力画像信号に基づいて、前記走査パルスと同期して前記信号パルスの発生を前記第1及び第2の信号線駆動回路に対して指示する制御回路とを具備することを特徴とする。

【0043】かかる構成により、信号線について信号パルスが信号線の両端から印加される両端駆動となり、信号線の信号パルス波形歪みを小さくすることができ、縦方向輝度差、縦クロストークの発生を低減させることができる。

【0044】次に、上記課題を解決するための本発明に係る第4の液晶表示装置は、複数の信号線と複数の走査線とをマトリックス状に配置し、前記信号線と前記走査線の各交点を画素とし、前記各画素の液晶セルに対応した前記走査線と前記信号線に電圧を印加して前記液晶セ、ルの光学的状態を変化させる液晶パネルと、水平走査毎に前記複数の夫々の信号線の一端から信号パルスを印加する第1の信号線駆動回路と、他端から前記信号パルスを印加する第2の信号線駆動回路と、水平走査で選択する走査線の一端から走査パルスを印加する第1の走査線駆動回路と、人力画像信号に基づいて、前記走査パルスと同期して前記信号パルスの発生を前記第1及び第2の信号線駆動回路に対して指示する制御回路とを具備することを特徴とする。

【0045】かかる構成により、走査線については走査パルスが走査線の両端から印加される両端駆動となり、同一走査線の液晶セル間における走査パルス伝播遅延を小さくすることができ、横方向輝度差、横クロストークの発生を低減させることができる。また、信号線について信号パルスが信号線の両端から印加される両端駆動と

なり、信号線の信号パルス波形歪みを小さくすることができ、縦方向輝度差、縦クロストークの発生を低減させることができる。

【0046】次に、上記課題を解決するための本発明に 係る第5の液晶表示装置は、複数の信号線と複数の走査 線とをマトリックス状に配置し、前記各走査線を左側の 走査線と右側の走査線に分割し、前記信号線と前記走査 線との各交点を画素とし、前記各画素の液晶セルに対応 した前記走査線と前記信号線に電圧を印加して前記液晶 セルの光学的状態を変化させる液晶パネルと、水平走査 毎に前記複数の夫々の信号線の一端から信号パルスを印 加する信号線駆動回路と、水平走査で選択する左側の走 査線の一端から第1の走査パルスを印加する第1の走査 線駆動回路と、水平走査で選択する右側の走査線の一端 から第2の走査パルスを印加する第2の走査線駆動回路 と、入力画像信号に基づいて、前記第1および第2の走 査パルスと同期して前記信号パルスの発生を前記信号線 駆動回路に対して指示する制御回路とを具備することを 特徴とする。

【0047】かかる構成により、走査線については右側 走査線と左側走査線の左右分割駆動とし、同一走査線の 駆動端と終端の液晶セル間における走査パルス伝播遅延 を小さくすることができ、横方向輝度差、横クロストー クの発生を低減させることができる。

【0048】次に、上記課題を解決するための本発明に 係る第6の液晶表示装置は、複数の信号線と複数の走査 線とをマトリックス状に配置し、前記各走査線を左側の 走査線と右側の走査線に分割し、前記信号線と前記走査 線との各交点を画素とし、前記各画素の液晶セルに対応 した前記走査線と前記信号線に電圧を印加して前記液晶 セルの光学的状態を変化させる液晶パネルと、水平走査 毎に前記複数の夫々の信号線の一端から信号パルスを印 加する第1の信号線駆動回路と、他端から前記信号パル スを印加する第2の信号線駆動回路と、水平走査で選択 する左側の走査線の一端から第1の走査パルスを印加す る第1の走査線駆動回路と、水平走査で選択する右側の 走査線の一端から第2の走査パルスを印加する第2の走 査線駆動回路と、入力画像信号に基づいて、前記第1お よび第2の走査パルスと同期して前記信号パルスの発生 を前記第1及び第2の信号線駆動回路に対して指示する 制御回路と、を具備することを特徴とする。

【0049】かかる構成により、走査線については右側走査線と左側走査線の左右分割駆動とし、同一走査線の駆動端と終端の液晶セル間における走査バルス伝播遅延を小さくすることができ、横方向輝度差、横クロストークの発生を低減させることができる。また、信号線について信号バルスが信号線の両端から印加される両端駆動となり、信号線の信号パルス波形歪みを小さくすることができ、縦方向輝度差、縦クロストークの発生を低減させることができる。

【0050】次に、上記課題を解決するための本発明に 係る第7の液晶表示装置は、複数の信号線と複数の走査 線とをマトリックス状に配置し、前記各信号線を上側の 信号線と下側の信号線に分割し、前記各走査線を左側の 走査線と右側の走査線に分割し、前記信号線と前記走査 線との各交点を画素とし、前記各画素の液晶セルに対応 した前記走査線と前記信号線に電圧を印加して前記液晶 セルの光学的状態を変化させる液晶パネルと、水平走査 毎に前記複数の上側の信号線の夫々の一端から第1の信 号パルスを印加する第1の信号線駆動回路と、前記複数 の下側の信号線の夫々の一端から第2の信号パルスを印 加する第2の信号線駆動回路と、水平走査で選択する走 査線であって、上側の信号線に対応する第1の左側の走 査線の一端から第1の走査パルスを印加し、下側の信号 線に対応する第2の左側の走査線の一端から第2の走査 パルスを印加する第1の走査線駆動回路と、水平走査で 選択する走査線であって、上側の信号線に対応する第1 の右側の走査線の一端から第3の走査パルスを印加し、 下側の信号線に対応する第2の右側の走査線の一端から 第4の走査パルスを印加する第2の走査線駆動回路と、 入力画像信号に基づいて、前記第1~第4の走査パルス と同期して前記信号パルスの発生を前記第1及び第2の 信号線駆動回路に対して指示する制御回路と、を具備す ることを特徴とする。

【0051】かかる構成により、走査線については右側走査線と左側走査線の左右分割駆動とし、同一走査線の駆動端と終端の液晶セル間における走査パルス伝播遅延を小さくすることができ、横方向輝度差、横クロストークの発生を低減させることができる。また、信号線については上側の信号線と下側の信号線の上下分割駆動とし、信号線の信号パルス波形歪みを小さくすることができ、縦方向輝度差、縦クロストークの発生を低減させることができ、また、走査パルスが上下画面2つの系統で与えられる上下画面駆動とすることができる。

【0052】次に、前記走査線駆動回路は、走査線駆動回路から見た走査線を梯子型分布定数回路の等価回路とみなして、各画素に印加される実効電圧の値が所定範囲内になるように駆動することを特徴とすることが好ましい

【0053】走査線両端駆動、走査線左右分割駆動において、前記第1及び第2の走査線駆動回路は、前記第1 および第2の走査線駆動回路の夫々が制御する走査線の数を2Nとし、前記信号線駆動回路が制御する信号線の数をMとし、前記走査線の1画素当たりの配線抵抗をrとし、前記液晶セルを含めた走査線の1画素当たりの画素容量をcとするとき、前記第1及び第2の走査線駆動回路から見た夫々の走査線をM/2段の梯子型分布定数回路と見なしてM·r/πの抵抗RとM·c/πの容量CとからなるRC直列回路であるとして、各画素に印加される実効電圧の値が所定範囲内になるように駆動する

ことが好ましい。

【0054】走査線片端駆動において、前記走査線駆動回路は、前記走査線駆動回路が制御する走査線の数を2Nとし、前記信号線駆動回路が制御する信号線の数をMとし、前記走査線の1画素当たりの配線抵抗をrとし、前記液晶セルを含めた走査線の1画素当たりの画素容量をcとし、前記走査線駆動回路から見た夫々の走査線をM段の梯子型分布定数回路とみなして2M·r/πの抵抗Rと2M·c/πの容量CとからなるRC直列回路であるとして、各画素に印加される実効電圧の値が所定範囲内になるように駆動することが好ましい。

【0055】かかる構成により、走査線駆動回路からみた夫々の走査線を簡単な等価回路とみなして駆動電圧を与えることができ、効率の良い設計、駆動解析ができる液晶表示装置とすることができる。

【0056】次に、前記信号線駆動回路は、信号線駆動 回路から見た信号線を梯子型分布定数回路の等価回路と みなして、各画素に印加される実効電圧の値が所定範囲 内になるように駆動することが好ましい。

【0057】信号線両端駆動、信号線分割駆動において、前記第1及び第2の信号線駆動回路は、前記走査線駆動回路が制御する走査線の数を2Nとし、前記第1および第2の信号線駆動回路の夫々が制御する信号線の数をMとし、前記信号線の1画素当たりの配線抵抗をrsとし、前記液晶セルを含めた信号線の1画素当たりの画素容量をcsとし、前記第1および第2の信号線駆動回路から見た夫々の信号線をN段の梯子型分布定数回路とみなして2N・rs/πの抵抗Rと2N・cs/πの容量CとからなるRC直列回路であるとして、各画素に印加される実効電圧の値が所定範囲内になるように駆動することが好ましい。

【0058】信号線片端駆動において、前記信号線駆動回路は、前記走査線駆動回路が制御する走査線の数を2Nとし、前記信号線駆動回路が制御する信号線の数をMとし、前記信号線の1画素当たりの配線抵抗をrsとし、前記液晶セルを含めた信号線の1画素当たりの画素容量をcsとするとき、前記信号線駆動回路から見た夫々の信号線を2N段の梯子型分布定数回路と見なして4N・rs/πの抵抗Rと4N・cs/πの容量CとからなるRC直列回路であるとして、各画素に印加される実効電圧の値が所定範囲内になるように駆動することが好ましい。

【0059】かかる構成により、信号線駆動回路からみた夫々の信号線を簡単な等価回路とみなして駆動電圧を与えることができ、効率の良い設計、駆動解析ができる液晶表示装置とすることができる。

【0060】次に、前記走査線の駆動端からX番目の信号線と交差する点に位置する画素に印加される前記走査パルスの電圧は、走査線両端駆動、走査線分割駆動において、前記左及び右側の走査線の駆動端での前記走査パ

ルスの電圧は、時間 t = 0で Vgnから Vgn+1に変わるものとし、そのときの動作基準電圧をVrefとし、前記第1及び第2の走査線駆動回路の出力抵抗をRgwとし、x = M/2とすれば、

[0061]

【数53】 Vgw(x, t) = (Vgn - Vgn+1) e x p $\{-\pi^2 t / (4r c x^2 + 2\pi c x Rgw)\} + Vgn + 1 - Vref$

とし、走査線片端駆動において、前記走査線の駆動端での前記走査パルスの電圧は、時間 t = 0 で V gnから V gn +1に変わるものとし、そのときの動作基準電圧を V ref とし、前記走査線駆動回路の出力抵抗を R gs とし、x = M とすれば、

[0062]

【数54】 Vgs (x, t) = (Vgn-Vgn+1) e x p $\{-\pi^2 \text{ t/ (4r c } \text{x}^2+2\pi \text{ c x Rgs)}\} + \text{Vgn} + 1 - \text{Vref}$

とすることが好ましい。

【0063】かかる構成により、走査線駆動回路からみた夫々の走査線を簡単な等価回路とみなして液晶パネルの任意の画素の走査線駆動電圧を正確に求めることができ、最適範囲の走査線駆動電圧とする液晶表示装置を得ることができる。

【0064】次に、前記信号線の駆動端からy番目の走査線と交差する点に位置する画素に印加される前記信号パルスの電圧は、信号線両端駆動、信号線分割駆動において、前記信号パルスの幅をTH、前記信号パルスの電位がVHのときの動作基準電圧をVref1とし、前記信号パルスの電位がVLのときの動作基準電圧をVref2とし、前記第1及び第2の信号線駆動回路の出力抵抗をRSWとし、y=Nとすれば、t=0でVHに切り替わる場合には、

[0065]

【数55】 $Vsw(y, t) = (VH-Vref1) \times [1-2exp{-\pi^2 t/(4rs cs y^2+2\pi cs y Rs w)}]$

とし、t=OでVLに切り替わる場合には、

[0066]

【数56】 $Vsw(y, t) = (VL-Vref2) \times [1-2exp(-\pi^2 t/(4rs cs y^2+2\pi cs y Rs w))]$

とし、信号線片端駆動において、前記信号パルスの幅を TH、前記信号パルスの電位がVHのときの動作基準電 圧をVref1とし、前記信号パルスの電位がVLのときの 動作基準電圧をVref2とし、前記信号線駆動回路の出力 抵抗をRssとし、y=2Nとすれば、t=0でVHに切 り替わる場合には、

[0067]

【数57】 Vss (y, t) = (VH-Vref1) × [1-2exp $\{-\pi^2 \text{ t/} (4\text{rs cs } y^2+2\pi \text{ cs } y \text{ Rs}\}$ s) }]

とし、t=OでVLに切り替わる場合には、

[0068]

【数58】 Vss (y, t) = (VL-Vref2) × [1-2exp $\{-\pi^2 \text{ t/ (4rs cs } y^2+2\pi \text{ cs y Rs s)}\}$]

とすることが好ましい。

【0069】かかる構成により、信号線駆動回路からみた夫々の信号線を簡単な等価回路とみなして液晶パネルの任意の画素の信号線駆動電圧を求めることができ、最適範囲の信号線駆動電流とする液晶表示装置を得ることができる。

【0070】次に、走査線両端駆動、走査線分割駆動において、前記第1及び第2の走査線駆動回路の出力抵抗 Rgwは 前記走査パルスのパルス幅をTHとし、前記M /2段の梯子型分布定数回路と見た走査線の終端の画素 の実効電圧と駆動端の画素の実効電圧との比を r1とすれば、

[0071]

【数59】Rgw $\leq \{1-(\gamma 1)^2\}$ $\{\pi$ TH/(1.5M c)} $\{(a^2+N-1)/a^2\}$ -M r $/\pi$ であることが好ましく、TFT液晶表示装置の場合は、走査線をM/2段の梯子型分布定数回路とし、走査線の駆動端での液晶パネルのオン電圧をVgon、液晶パネルのオフ電圧をVgoff、液晶パネルの遅延時間をTdpwとし、動作基準電圧をVrefとし、液晶パネルのスレッショルド電圧Vpthwとすれば、

[0072]

【数60】

 $Rgw \le -\pi$ $Tdpw / \{2M c ln(\beta w)\} - M r / \pi$ ここで、 $\beta w = (Vpthw - Vgon + Vref) / (Vgoff - Vgon) であることが好ましい。$

【0073】また、走査線片端駆動において、前記走査 線駆動回路の出力抵抗Rgsは、前記走査パルスのパルス 幅をTHとし、前記M段の梯子型分布定数回路と見た走 査線の終端の画素の実効電圧と駆動端の画素の実効電圧 との比を72とすれば、

[0074]

【数61】Rgs \leq $\{1-(\gamma 2)^2\}$ $\{\pi$ TH/(3M c)} $\{(a^2+N-1)/a^2\}-2M$ r/π であることが好ましく、TFT液晶表示装置の場合は、走査線をM段の梯子型分布定数回路とし、走査線の駆動端での液晶パネルのオン電圧をVgon、液晶パネルのオフ電圧をVgoff、液晶パネルの遅延時間をTdpsとし、動作基準電圧をVrefとし、液晶パネルのスレッショルド電圧Vpthsとすれば、

[0075]

【数62】Rgs≤-π Tdps/{2M c ln(βs)}-2M r/π

ここで、βs= (Vpths-Vgon+Vref) / (Vgoff-

Vgon) であることが好ましい。

【0076】かかる構成により、走査線駆動回路の出力抵抗を正確に求めることができ、出力抵抗値を最適範囲とする液晶表示装置を得ることができる。次に、信号線両端駆動、信号線分割駆動において、前記第1及び第2の信号線駆動回路の出力抵抗Rswは、前記信号パルスの幅をTHとし、前記N段の梯子型分布定数回路と見た信号線の終端の画素の実効電圧と駆動端の画素の実効電圧の比を 71sとすれば、

[0077]

【数63】Rsw \leq $\{1-(\gamma 1s)^2\}$ $\{\pi\ TH/(4N\ cs)\}$ $\{(a^2+N-1)/N\}-2N\ rs/\pi$ であることが好ましく、TFT液晶表示装置の場合は、前記信号パルスの幅をTHとし、前記N段の梯子型分布 定数回路と見た信号線の終端の画素の実効電圧と駆動端の画素の実効電圧の比を $\gamma 1s$ とすれば、

[0078]

【数64】Rsw $\leq -\pi$ TH/[2N cs ln $\{(1-\gamma 1s)/2\}$] -2N rs/ π であることが好ましい。

【0079】次に、信号線片端駆動において、前記信号線駆動回路の出力抵抗Rssは、前記信号パルスの幅をTHとし、前記2N段の梯子型分布定数回路と見た信号線の終端の画素の実効電圧と駆動端の画素の実効電圧の比を72sとすれば、

[0080]

【数65】Rss \leq $\{1-(\gamma 2s)^2\}$ $\{\pi\ TH/(8N\ cs)\}$ $\{(a^2+N-1)/N\}$ $-4N\ rs/\pi$ であることが好ましく、TFT液晶表示装置の場合は、前記信号パルスの幅をTHとし、前記2N段の梯子型分布定数回路と見た信号線の終端の画素の実効電圧と駆動端の画素の実効電圧の比を $\gamma 2s$ とすれば、

[0081]

【数66】Rss $\leq -\pi$ TH/ [4N cs ln $\{(1-\gamma 2 s)/2\}$] -4N rs/ π であることが好ましい。

【0082】かかる構成により、信号線駆動回路の出力抵抗を正確に求めることができ、出力抵抗値を最適範囲とする液晶表示装置を得ることができる。次に、走査線両端駆動、走査線分割駆動において、前記走査パルスのパルス幅をTHとし、その繰り返し周期をTVを2N・THとし、前記第1及び第2の走査線駆動回路は、選択した走査線に対して前記周期TV毎にピーク電位がV(+)である走査パルスとピーク電位がV(-)である走査パルスとを交互に印加するものとし、非選択の走査線に対して動作基準電圧Vrefを印加するものであり、信号線には前記V(+)印加時にはVLが、前記V(-)印加時にはVHが印加されるものとすれば、前記第1及び第2の前記走査線駆動回路の夫々の走査線駆動電流Igwは、V(+)印加時については、

[0083]

【数67】

 $I gw(+) = 2N \cdot M \cdot c (V(+) - VL) / (\pi \cdot TV)$ とし、V(-) 印加時については、

[0084]

【数68】

 $I gw(-) = 2N \cdot M \cdot c (V(-) - VH) / (\pi \cdot TV)$ であることが好ましく、走査線片端駆動においては、前記走査線駆動回路の走査線駆動電流 I gsは、V(+)印加時については、

[0085]

【数69】

 $Igs(+) = 4N \cdot M \cdot c (V(+) - VL) / (\pi \cdot TV)$ とし、V(-) 印加時については、

[0086]

【数70】

 $Igs(-) = 4N \cdot M \cdot c (V(-)-VH) / (\pi \cdot TV)$ であることが好ましい。

【0087】TFT液晶表示装置の走査線両端駆動、走査線分割駆動の場合は、前記走査パルスのパルス幅をTHとし、その繰り返し周期TVを2N・THとし、選択した走査線に対して前記周期TV毎に前記走査線駆動電圧Vgonを印加し、電位がVg(+)である正極性の走査パルスと電位がVg(-)である負極性の走査パルスとを交互に印加し、非選択の走査線に対してVgoffを印加するものとすれば、前記第1及び第2の走査線駆動回路の夫々の走査線駆動電流 Igwは、Vgon印加時については

[0088]

【数71】 $I gw(g) = 2N \cdot M \cdot c (Vgon - Vgoff) / (\pi \cdot TV)$

とし、Vg(+)印加時については

[0089]

【数72】 $Igw(+) = N \cdot M \cdot c (Vg(+) - Vgoff) / (\pi \cdot TV)$

とし、Vg(-)印加時については

[0090]

【数73】 $Igw(-) = N \cdot M \cdot c (Vg(-) - Vgoff) / (\pi \cdot TV)$

であることが好ましく、TFT液晶表示装置の走査線片端駆動の場合は、前記走査線駆動回路の走査線駆動電流 Igsは、Vgon印加時については

[0091]

【数74】 $Igs(g) = 4N \cdot M \cdot c \text{ (Vgon-Vgoff)}/$ ($\pi \cdot TV$)

とし、Vg(+)印加時については

[0092]

【数75】 $Igs(+) = 2N \cdot M \cdot c (Vg(+) - Vgoff)$ /($\pi \cdot TV$)

とし、Vg(-)印加時については

[0093]

【数76】 $Igs(-) = 2N \cdot M \cdot c (Vg(-) - Vgoff)$ /($\pi \cdot TV$)

とすることが好ましい。

【0094】かかる構成により、走査線駆動回路の駆動電流を正確に求めることができ、駆動電流を最適範囲とする液晶表示装置を得ることができる。次に、信号線両端駆動、信号線分割駆動において、前記信号パルスの幅をTHとし、VHの動作基準電圧をVref1とし、VLの動作基準電圧をVref2とし、前記走査パルスの繰り返し周期TVを2N・THとすれば、前記第1及び第2の前記信号線駆動回路は、信号線駆動電圧VH、VLを交互に印加し、前記第1及び第2の前記信号線駆動回路の夫々の信号線駆動電流 I Swは、VHの印加時については、

[0095]

【数77】 $Isw(+) = 8 (VH-Vref1) N^2 \cdot M \cdot cs$ /($\pi \cdot TV$)

とし、VLの印加時については、

[0096]

【数78】 $Isw(-) = 8 (VL - Vref2) N^2 \cdot M \cdot cs$ $/(\pi \cdot TV)$

とすることが好ましく、信号線片端駆動において、前記 信号線駆動回路の信号線駆動電流 Issは、VHの印加時 については、

[0097]

【数79】 Iss(+) = 16 (VH-Vref1) N²·M·cs/(π ·TV)

とし、VLの印加時については、

[0098]

【数80】 Iss(-) = 16 (VL-Vref2) N²·M·cs/(π ·TV)

とすることが好ましい。

【0099】なお、TFT液晶表示装置の場合も、信号線駆動電流Isw、Issは上記と同様であることが好ましい。かかる構成により、信号線駆動回路の駆動電流を正確に求めることができ、駆動電流を最適範囲とする液晶表示装置を得ることができる。

【0100】次に、同一液晶パネルにおいて、前記両端 駆動に用いる走査線駆動回路の出力抵抗を、走査線の片 端駆動とする場合に用いる走査線駆動回路の出力抵抗の 1/2以下とすることが好ましい。

【0101】かかる構成により、走査線駆動回路の出力抵抗値を低減し、走査パルスの遅延時間を1/4以下に低減させ、横方向輝度差、横クロストークの発生を抑えることができる。

【0102】次に、同一液晶パネルにおいて、前記両端 駆動に用いる信号線駆動回路の出力抵抗を、信号線を片 端駆動とする場合に用いる信号線駆動回路の出力抵抗の 1/2以下とすることが好ましい。

【0103】かかる構成により、信号線駆動回路の出力

抵抗値を低減し、信号パルスの遅延時間を1/4以下に 低減させ、縦方向輝度差、縦クロストークの発生を抑え ることができる。

【 0 1 0 4 】次に、前記各走査線の駆動端子を液晶パネルの画像表示領域外に設けることが好ましく、また、前記各信号線の駆動端子を液晶パネルの画像表示領域外に設けることが好ましい。

【 0 1 0 5 】また、前記走査線駆動回路を液晶パネル上の画像表示領域外の部分に設けることが好ましく、前記信号線駆動回路を液晶パネル上の画像表示領域外の部分に設けることが好ましい。

【0106】かかる構成により、走査線駆動端子と信号 線駆動回路、信号線駆動端子信号線駆動回路を液晶パネ ル外の周辺部で接続し、液晶の画像表示領域を障害する ことなく、明るい視野の画像表示が得られる。

【 0 1 0 7 】次に、前記走査線駆動回路を液晶パネル上の画像表示領域外の部分に形成することが好ましく、前記信号線駆動回路を液晶パネル上の画像表示領域外の部分に形成することが好ましい。

【0108】かかる構成により、走査線駆動回路と信号 線駆動回路を、液晶パネル上への他の半導体チップ形成 とともに形成する構造とすることができ、製造コストを 削減することができる。

【0109】次に、走査線の両端駆動、分割駆動において、前記走査線の駆動端からX番目の画素の実効電圧と、前記走査線の駆動端の画素の実効電圧との比ァgw(x)は、x=M/2とすれば、

[0110]

【数81】 $\gamma gw(x) = [1-1.5(4r c x^2+2\pi c x Rgw)/(\pi^2 TH) \times a^2/(a^2+N-1)]$

とすることが好ましい。

【0111】走査線の片端駆動において、前記走査線の 駆動端からX番目の画素の実効電圧と前記走査線の駆動 端の画素の実効電圧との比γgs(x)は、x=Mとすれ ば、

[0112]

【数82】 $\gamma gs(x) = [1-1.5(4r c x^2+2\pi c x Rgs)/(\pi^2 TH) \times a^2/(a^2+N-1)]$

とすることが好ましい。

【0113】かかる構成により、前記走査線の駆動端の画素と終端の画素との実効電圧比を低くし、横方向輝度差、横クロストークを低減させることができる。次に、信号線の両端駆動、分割駆動において、前記信号線の駆動端からy番目の画素の実効電圧と前記信号線の駆動端の画素の実効電圧との比γsw(y)は、y=Nとすれば、

[0114]

【数83】 γ sw(y) = [1-2(4rs cs y²+2 π

cs y Rsw) $/(\pi^2 \text{ TH}) \times N / (a^2 + N - 1)$]

とすることが好ましい。

【0115】TFT液晶表示装置の場合は、前記信号線の駆動端からy番目の画素の実効電圧と、前記信号線の駆動端の画素の実効電圧との比γsw(y)は、y=Nとすれば、

[0116]

【数84】 γ sw (y) = [1-2exp{- π^2 TH/(4y 2 rs cs+ 2π y cs Rsw)}] とすることが好ましい。

【0117】信号線片端駆動において、前記信号線の駆動端からy番目の終端の画素の実効電圧と、前記信号線の駆動端の画素の実効電圧との比γss(y)は、y=2 Nとすれば、

[0118]

【数85】 τ ss (y) = [1-2 (4rs cs $y^2+2\pi$ c s y Rss) / (π^2 TH) ×N/(a^2+N-1)]

とすることが好ましい。

【0119】TFT液晶表示装置において、前記信号線の駆動端からy番目の終端の画素の実効電圧と、前記信号線の駆動端の画素の実効電圧との比γss(y)は、y=2Nとすれば、

[0120]

【数86】 τ ss (y) = [1-2exp{- π^2 TH/(4y 2 rs cs+2 π y cs Rss)}] とすることが好ましい。

【0121】かかる構成により、前記信号線の駆動端の画素と終端の画素との実効電圧比を低くし、縦方向輝度差、縦クロストークを低減させることができる。次に、TFT液晶表示装置における走査線両端駆動、走査線分割駆動において、前記液晶パネルのスレッショルド電圧Vpthwは、液晶パネルの遅延時間をTdpwとし、液晶パネルのオン電圧とオフ電圧を夫々Vgon及びVgoffとし、前記走査線の駆動端における前記走査パルスが時間 t=0でVgoffからVgonに変わるものとし、そのときの動作基準電圧をVrefとすれば、

[0122]

【数87】 $Vpthw=(Vgoff-Vgon) exp{-\pi2}$ Tdpw/ $(4x2 r c+2\pi x c Rgw)$ }+Vgon-Vrefとすることが好ましい。

【0123】次に、TFT液晶表示装置における走査線 片端駆動において、前記液晶パネルのスレッショルド電 圧Vpthsは、液晶パネルの遅延時間をTdpsとし、液晶 パネルのオン電圧とオフ電圧を夫々Vgon及びVgoffと し、前記走査線の駆動端における前記走査パルスが時間 t=0でVgoffからVgonに変わるものとし、そのとき の動作基準電圧をVrefとすれば、

[0124]

【数88】 Vpths=(Vgoff-Vgon)exp $\{-\pi 2$ Tdps $/(4x2 r c+2\pi x c Rgs)\}+Vgon-Vref とすることが好ましい。$

【 0 1 2 5 】かかる構成により、前記走査線の駆動端の 画素と終端の画素とのスイッチングに必要な電圧比を低 くし、横方向輝度差、横クロストークを低減させること ができる。

[0126]

【発明の実施の形態】以下、本発明の各実施の形態における液晶表示装置とその駆動方法について図面を参照しつつ説明する。なお、従来の液晶表示装置の構成と同一部分には同一の符号を付して説明を省略する。

【0127】(実施の形態1)本発明の実施の形態1にかかる液晶表示装置を図1の構成図を用いて説明する。この液晶表示装置は、液晶パネル14、上側の信号線駆動回路15、下側の信号線駆動回路16、走査線左駆動回路17A、制御回路18、駆動電源回路19に加えて、走査線右駆動回路17Bを含んで構成される。以下の説明では、液晶パネル14が単純マトリックス型液晶パネルであるとして説明する。

【0128】この液晶パネル14は走査線左駆動回路17Aと走査線右駆動回路17Bとによって、走査線12の両端より同時に走査パルスが順次供給される。駆動電圧は(数43)に示したV(+)、V(-)、VH、VL、Vrefからなる電圧の組み合わせで生成される。図3は走査線左駆動回路17A、走査線右駆動回路17Bによる走査線の両端を同時駆動する場合の出力波形である。なお、左右の走査線駆動回路17Aと17Bの出力回路は3個のアナログスイッチから構成される。3個のアナログスイッチの出力抵抗(オン抵抗)をRoとする。

【0129】ここで、走査線駆動回路として、走査線左駆動回路17A、走査線右駆動回路17Bの2つの駆動回路を挙げたが、両者に対して同一の駆動回路を使用することができると設計、製造コスト面で有利である。しかし、そのまま走査線左駆動回路17A、走査線右駆動回路17Bを同じ駆動回路を用いた場合、走査方向は互いに逆、つまり一方が下方向への走査、他方が上方向の走査となる。

【0130】この問題を解消するため、走査線左駆動回路17AはアドレスX1からXNまでとアドレス X_{N+1} から X_{2N} まで順番に走査し、走査線右駆動回路17Bはアドレス X_{N} から X_{1} までと、アドレス X_{2N} から X_{N+1} までの逆方向の走査をすればよい。このためには制御回路18が制御信号を出力し、走査線左駆動回路17Bの逆方向の走査とを制御すれば、同じタイミングで同一の走査線に対して選択パルスを印加することができ、上記問題が解消され、走査線左駆動回路17Bとを一の駆動回路17Bとを一の駆動回路により共用できる。

【0131】この機能は、走査線駆動回路内のシフトレジスタに双方向性を持たせる必要があるが、市場で利用できる走査線駆動回路用のLSIの大半はこの機能を有している。従って、本発明の走査線両端同時駆動のために、新たに専用走査線駆動回路用のLSIを開発する必要はない。

【0132】走査線両端同時駆動用の端子を設けた本実 施の形態1の液晶パネル14の端子構成図を図7、8、 9に示す。図7は上下2分割駆動の液晶パネル14Aを 示し、図8、9は上下に分割しない場合の液晶パネルの 走査線と信号線のパターンを示す。図9の液晶パネル1 4 Cは液晶パネル14 Bとは上下に逆とした信号線駆動 端子配置したものである。左側の走査線駆動端子21a と、右側の走査線駆動端子21bは互いに左右対称のパ ターンを有している。このため、走査線片端駆動用の液 晶パネルの駆動端子のマスクパターンを反転させ、走査 線12の終端に追加すれば良く、マスクパターンの変更 は簡単である。液晶パネルの横の長さは、駆動端子が増 設される分僅かに長くなるが、対角線長17インチのよ うな大画面液晶パネルでは実質的に問題でない。図7、 8、9の液晶パネル14A、14Bを走査線片端駆動用 の液晶パネルとほぼ同一のコストで製造できる。

【0133】走査線両端同時駆動での走査線駆動回路の出力波形とタイミングを図3に示す。上下分割駆動により、アドレス X_1 とアドレス X_{N+1} の走査線から同時に走査が開始される。例えば、走査線左駆動回路はある水平走査期間において、第1の走査パルスをアドレス X_1 の走査線に左側から印加し、第2の走査パルスをアドレス X_{N+1} の走査線に左側から印加する。同様に走査線右駆動回路は同じ水平走査期間において、第1の走査パルスをアドレス X_1 の走査線に右側から印加し、第2の走査パルスをアドレス X_1 の走査線に右側から印加する。

【0134】図3に示すように、走査線左駆動回路17A、走査線右駆動回路17Bにより、走査線12は水平走査毎に両端から同時に同一の駆動電圧で駆動される。このため走査線両端同時駆動を、図4(A)のように走査線12の配線抵抗rと画素容量cとからなる梯子型の分布定数回路によって表わすことができる。図4(A)では、左右の走査線駆動回路に内蔵されるアナログスイッチをSWとし、出力抵抗をRoとして、左右の走査線駆動回路の等価回路を点線部分で示している。図4のY(1)、・・・Y(M/2)等の表記は、任意の走査線12と上下の信号線10、11との交点を示し、例えばY(1)は走査線12とアドレスY1の信号線10との交点を示す。

【0135】図4(A)に示す梯子型の分布定数回路は、走査線の中央(中心)を基準として左右対称である。従って、走査線両端同時駆動において、図4(A)に示すように画素容量 c の端子電圧は、中央より左右対称になり、Y(1)とY(M)が同電位、Y(2)とY

(M-1)が同電位となるように、つまり両端から順に 走査線12の中心を基準として対称となるように画素容 量cのコンデンサは充電されることとなる。

【0136】このように、走査線12の中央を基準として、走査線12の左右にある画素容量cの電位が対称になることから、図4(A)のY(M/2)とY(M/2+1)の電位は全く同じであり、この2つの端子を短絡しても、切り離しても、電気的特性には何ら変化が生じない独立した回路と見なせる。すなわち、図4(B)、(C)に示すように、走査線両端同時駆動を走査線12を中央より2分割して切り離し、走査線左駆動回路17A、走査線右駆動回路17Bによる片端駆動と見なすことができる。

【0137】本実施の形態1では、この走査線の中央点を、両端駆動を片端駆動と等価的に見た場合の仮想終端と定める。即ち、図4(A)ではY(M/Y2)とY(M/2+1)が仮想終端になる。このように同じ電位にある2つの端子はこの端子を切り離しても短絡しても変化がなく、電気特性的には互いに独立しているものとして扱うことができる。図4(B)、(C)は電気特性的には全く同一の片端駆動による梯子型分布定数回路図である。

【0138】仮想終端での駆動電圧を正確に求めることができれば、駆動回路の最適設計、新たな駆動方法の開発、液晶表示装置の画質改善等に大きな効果が期待できる。図4(B)、(C)に示すように本実施形態では、走査線駆動を梯子型の分布定数回路における過度現象として解析し、仮想終端での駆動電圧を得ることができる。図5は抵抗rと容量cのコンデンサがX組からなる分布定数回路図である。この分布定数回路において、終端での電圧V(x,t)を終端開放と駆動回路の出力抵抗Ro=0の条件で求めれば、(数89)を得る。なお、(数89)の導出過程は、電子通信学会大学講座「基礎電気回路・過渡非線形編」のP.82~P.90に記載されている。

[0139]

【数89】

V(x, t)

 $= V - (4V/\pi) \sum_{k=1}^{\infty} \{1/(2k-1)\}$

 $\times e \times p \left[-\pi^{2} \cdot (2k-1)^{2} / (4r \cdot c \cdot x^{2})\right]$

 $\times sin ((2k-1) \pi/2)$

【0140】ここで、sin関数の項は、sin($(2k-1)\pi/2$ }となり、kの値によって+1又は-1となる。この場合は累積加算の場合が容易となる。この条件でkの次数が増加するとき、2次以上の累積加算項の値が1次の値に比べて小さい値となる。従って累積加算の演算は、k=1に対してのみ行っても誤差が少ないといえる。従って走査線12の終端の駆動電圧に関して

は、k=1として(数90)による近似値を求めることができる。

[0141]

[$\S 90$] V (x, t) = V - [($4V/\pi$) e xp{- π^2 t/(4r c x²)}] α

(但しαは定数)

(数90) に初期条件を代入し、 α を求めることができる。即ちt=0のとき、V (M, 0) = 0であるから、V (M, 0) = $V-(4V/\pi)$ $\alpha=0$ より、 $\alpha=\pi/4$ を得る。よって、(数90)は(数91)で近似できる

[0142]

 $[391] V (x, t) = V [1 - exp{-\pi^2 t/(4r c x^2)}]$

(但しx=M)

この(数91)から本実施の形態1における走査線12の等価回路を導き出せる。即ち、(数91)は(2/ π)r xの抵抗と($2/\pi$)c xの容量のコンデンサからなる直列回路において、コンデンサの印加電圧を表す式となっている。よって、図4(A)の分布定数回路を集中定数回路で近似でき、走査線12の駆動RCを直列回路で表わすことができる。従って図4の走査線両端同時駆動での分布定数回路を(数91)に適用するには、x=M/2とすればよい。これより、図6に示すようにM r/π の抵抗とM c/π の容量のコンデンサからなる等価回路で走査線両端同時駆動を表すことができる。

【0143】なお、仮想終端点を物理的に切り離し、それぞれを左側の走査線と右側の走査線とし、左及び右側の走査線を同時に駆動する場合も(数91)で表せる。即ち、電気特性的には走査線が物理的に2分割され、分割された走査線の夫々の片端を同一の駆動電圧により同時に駆動することと、1本の走査線の両端から同時に駆動することとは同一とみなせるから、以降、走査線両端駆動はこの2つを含むものとする。信号線についても同様に適用する。

【0144】図6の等価回路を用いて、走査線駆動電圧がVgnからVgn+1に切り替わった場合の走査線駆動電圧を求める。動作基準電圧Vrefとし、図6のM r/π の抵抗とM c/π の容量のコンデンサからなる等価回路で、M c/π の容量のコンデンサを接地せず、Vrefに接続するものし、そして、走査駆動電圧がVgnからVgn+1にt=0で切り替わるものとすれば、コンデンサの両端の電圧V(x, t)は、(数92)となる。ここで走査線両端同時駆動の場合は、x=M/2とし、走査線片端駆動の場合は、x=M/2とし、走査線片端駆動の場合は、x=M/2とる。

[0145]

【数92】V(x, t) = (Vgn-Vgn+1) exp{- π^2 t/(4r c x²+2 π Ro c x)}]+Vgn+1-V ref

ここで、図3に示す符号を用いれば、V (+) の場合には、Vgn+1=V (+)、Vgn=Vref、V (+) -Vref = Vであるから、(数93)を得る。ここで同様に走査線両端同時駆動の場合は、x=M/2とし、走査線片端駆動の場合は、x=Mとする。

[0146]

[数93] $V(x, t) = V[1 - exp{-\pi^2 t/$ (4r c $x^2+2\pi$ Ro c x)}]

同様にして、V(-)についても求められる。また、実際にはV(+)とV(-)は(数43)を満たさず、V(+)+V(-)-2Vref= Δ の誤差が生じるがVに比べて非常に小さい(0.1V以下である)ために無視する。(数92)はTFT型液晶パネルの走査線駆動電圧を含めて一般化する場合には適切である。単純マトリクス型の場合については(数93)を用いることができる。

【0147】従来の走査線片端駆動については、(数89)のx=Mとして(数91)、(数93)より駆動電圧が得られ、($2/\pi$)M・rの抵抗と($2/\pi$)M・cの容量のコンデンサからなるRC直列回路によって走査線12を表すことができる。図51(B)に示す従来の走査線の等価回路の容量値及び抵抗値は、図6の等価回路に示すように($\pi/2$)倍になり、従来方法の解析結果と実測値が一致しない訳が理解できる。

【0148】走査線片端駆動において、終端の駆動電圧の立ち上がり時間の測定から得られる174ンチ液晶パネルの時定数は 2.0μ Sである。(数93)より計算される174ンチ液晶パネルの時定数は 1.99μ Sである。測定誤差を考慮すれば、図6の等価回路による計算結果と実測値とはよく一致する。

【0149】本実施の形態では、走査線12の終端又は仮想終端の画素13に対し、走査線駆動電圧を(数93)から求めた信号線の任意のアドレス×に対する17インチ液晶パネルの走査線駆動電圧を数値計算により求めた。この場合は(数89)の累積加算の回数kをできるだけ多くし、sin関数の項がkの値によって-1から+1の範囲で変化することを演算に組み入れることが好ましい。この結果を図10に示す。図10ではM=640×3の曲線が走査線両端駆動の遅延時間(走査パルスの立ち上がり特性)を表し、M=1280×3の曲線が走査線片端駆動の終端の駆動電圧の遅延時間を表している。画素数が同一の走査線12では、両端駆動の方が遅延時間が小さいことが判る。

【0150】このように、任意の走査線12の走査線両端同時駆動の時定数 $\tau 1$ は $(M \cdot r/\pi) \cdot (M \cdot c/\pi)$ であり、走査線片端駆動の時定数 $\tau 2$ は $[(2M \cdot r/\pi) \cdot (2M \cdot c/\pi)]$ である。 $\tau 2/\tau 1$ は近似値的には4となり、走査線両端同時駆動の遅延時間は走査線片端駆動の1/4となることが判った。これは、

走査線駆動において極めて重要なことである。液晶パネル14の配線抵抗rは必ず存在し、横方向輝度差の発生により液晶表示装置の画質が劣化する。そして大画面であればあるほど横方向輝度差は大きくなる。マトリックス構成の液晶パネル14において、走査線の配線抵抗を0とすることは不可能であり、この意味で横方向輝度差を低減させる本実施の形態の走査線駆動方法は重要である。

【0151】ここで図6の等価回路を用いて、走査線両端同時駆動での電流の駆動解析を行う。まず最初に走査線駆動電流を求める。(数51)~(数52)より、走査線両端同時駆動での走査線左駆動回路17A、走査線右駆動回路17Bの夫々の走査線駆動電流は、V(+)について(数94)、V(-)について(数95)となる。

[0152]

【数94】

 $2N \cdot M \cdot c (V (+) - VL) / (\pi \cdot TV)$ [0153]

【数95】2N·M·c(V(-)-VH)/(π·TV)

同様にして走査線片端駆動の駆動電流も求められ、走査 線両端同時駆動の場合と同じ値となる。即ち、走査線両 端同時駆動での左右の走査線駆動回路の駆動電流夫々は 走査線片端駆動電流の半分の値であり、左右分の合計が 走査線片端駆動電流と同一である。

【0154】前述したように、走査線左駆動回路17 A、走査線右駆動回路17Bは同一のLSIから構成されるが、出力回路のリーク電流は極めて小さい。このため走査線左駆動回路17A、走査線右駆動回路17Bの駆動電圧の入力端子の電流を測定することによって駆動電流を求めることができる。この方法で、図1の走査線左駆動回路17A、走査線右駆動回路17Bのいずれかを取り外して片端駆動とした場合、走査線駆動回路の入力端子で電流を測定した値と、走査線駆動回路の入力端子で電流を測定した値はほぼ同一であった。これは、本実施の形態で用いた等価回路が適切であることを裏付けるものである。(数94)~(数95)による走査線駆動電流の計算結果は後述する。

【0155】図6の等価回路によって、走査線12の駆動端の画素13の実効電圧Vecl、仮想終端の画素13の実効電圧Vecl、仮想終端の画素13の実効電圧Vecmは、(数48)~(数50)と同様の導出方法で得られ、その結果を(数96)に示す。

[0156]

【数96】 $Vecl = [\{V^2(1+1/a)^2/N\}$ $\{1-1.5Roc/(2\pi TH)\} + \{(N-1)/N\}$ $(V/2)^2]^{1/2}$

 $Vecn = [\{V^2 (1+1/a)^2/N\} \times \{1-1.5]$

 $(M r + \pi Ro c) M c \} / (\pi^2 TH) + \{ (N - 1) / N \} (V / 2)^2]^{1/2}$

Vecm= $[\{V^2 (1+1/a)^2/N \} \times \{1-3(2 M r+\pi Ro c) M c \} / (\pi^2 TH) \} + \{ (N-1)/N \} (V/2)^2 \}^{1/2}$

また、仮想終端と駆動端の実効電圧比 r 1 (Vecn/ Vec1)と片端終端と駆動端の実効電圧比 r 2 (Vec m/Vec1)は(数97)のようになる。

[0157]

【数97】 γ 1=Vecn/Vecl

= $\{1-\{1.5(M c+\pi Ro)M c/(\pi^2 TH)\} \{a^2/(a^2+N-1)\}\}$

 $\gamma 1 = V e c n / V e c l$

= $\{1-3\{2(M c+\pi Ro)M c/(\pi^2 TH)\} \{a^2/(a^2+N-1)\}\}$

(数96)と(数97)から、走査線両端同時駆動の横 方向輝度差は走査線片端駆動の約1/4であることが分 かり、本実施の形態の走査線両端駆動方法が優れている と言える。

【0158】(数96)~(数97)からRo=0の条件で求めた横方向輝度差、実効電圧Ve、電圧比ァと、(数94)~(数95)からVH=-VL=2.1Vの条件で求めた走査線駆動電流のシミュレーション結果を、走査線両端同時駆動と走査線片端駆動との場合について説明する。

【0159】この場合の液晶表示装置のサイズは、対角線長が12.1、17、20、24.2インチとし、夫々のサイズで演算を行った。以下、かっこ内は走査線片端駆動での横方向輝度差を表す。

【0160】(1)12.1インチの液晶表示装置について

横方向輝度差=(30.7mV)

片端駆動の電圧比 72=0.9899

駆動端の電圧Vecl=2.82V

走査線駆動電流=0.90mA(実測値=1.0mA) [条件]

 (Mr/π) $(Mc/\pi) = 0.23 \mu S$, TH=2 7.8 μS

TV=8. 34mS, N=300, M=800×3, a = 14.5

V=30.5V, c=0.26pF, $r=1.5\Omega$, $r=1.5\Omega$

(2) 17インチの液晶表示装置について

横方向輝度差=9.6mV(38.7mV)

両端駆動の電圧比 1 = 0.9963

駆動端の電圧Vecl=2.60V

片端駆動の電圧 72=0.9851

走査線駆動電流=1.11mA(実測値=1.0mA) 「条件]

 (Mr/π) $(Mc/\pi) = 0.426 \mu S$, TH=

 $28\mu S$

TV=14.34 mS, N=512, $M=1280 \times 3$, a=15.5

V=32.5V, c=0.19pF, r=1.5Ω, r=1.5Ω

(3) 20 インチの液晶表示装置について

横方向輝度差=17.7mV(71.5mV)

両端駆動の電圧比 1=0.9932

駆動端の電圧Vecl=2.60V

片端駆動の電圧比 2=0.9725

走査線駆動電流=1.91mA

「条件]

 (Mr/π) $(Mc/\pi) = 0.753 \mu S$, TH= 23.8 μ S

TV=14.34mS, N=600, $M=1600 \times 3$, a=15.5

V=32.5V, c=0.215pF, $r=1.5\Omega$, $rs=4.5\Omega$

(4)24.2インチの液晶表示装置について

横方向輝度差=21.6mV(87.4mV)

両端駆動の電圧比 1=0.9917

駆動端の電圧Vecl=2.60V 片端駆動の電圧比γ2=0.9664

走査線駆動電流=2.31mA

[条件]

 (Mr/π) $(Mc/\pi) = 0.911 \mu S$, TH= 23.8 μ S

TV=14. 34mS, N=600, M=1600 \times 3, a=15. 5

V=32.5V, c=0.26pF, $r=1.5\Omega$, $r=1.5\Omega$

以上のシミュレーション結果から、17インチの液晶表 示装置については横方向輝度差は無視できる値であるこ とが示された。走査線両端同時駆動方法での17インチ の液晶表示装置では、横方向輝度差は実際には目で識別 できないことから、上記の計算結果は実測値と良く一致 する。20及び24.2インチの液晶表示装置について は、横方向輝度差が目視で識別できる値ではあるが、実 用上支障がない値と考えてよい。このような計算結果と 目視結果とが一致することから、図6の等価回路は走査 線駆動の解析に適合していると言える。 さらに、17イ ンチの液晶表示装置において走査線両端同時駆動の横ク ロストークは走査線片端駆動より極めて少ないことが確 認された。横クロストークは走査線駆動電圧の遅延によ る波形歪みによるから、遅延時間が片端駆動の約1/4 である両端駆動は横クロストークの低減にも極めて優れ た方法といえる。

【0161】(数89)により計算した信号線のアドレスに対する横方向輝度差を図10、図11、図12に示す。図10は、12.1インチの液晶表示装置におい

て、Ro=0の条件で求めた走査線片端駆動の横方向輝度差を示す。図11は17インチの液晶表示装置において、Ro=0、600 Ω 、1K Ω の各条件で求めた走査線両端同時駆動の横方向輝度差と、R0=0、600 Ω の各条件で求めた走査線片端駆動の横方向輝度差を示す。また図12は20、24・2インチの液晶表示装置において、Ro=0の条件で求めた走査線両端同時駆動の横方向輝度差を示す。ここでの出力抵抗RoはV(+)とV(-)とを切り替えて出力するアナログスイッチの出力抵抗(オン抵抗)を指す。

【0162】図12から、一層明瞭に走査線両端同時駆動の優位性が示される。目視による結果と、図10~12の駆動解析の結果とが良く一致している。特に20、24.2インチのような大型の液晶パネルの場合には、走査線両端同時駆動を用いれば、横方向輝度差は実用上の問題点が解消されることが明解に示されている。さらに(数89)を駆動端から終端または仮想終端までにある任意の画素の駆動電圧を表す式として目視結果とあうので、この式の適合性を主張することができる。このように正確な走査線駆動のシミュレーションが可能となる。

【0163】上記のシミュレーションでは走査線駆動回路の出力抵抗Roを0として求めた。これは、計算を簡単にするためであり、実際の出力抵抗はRo=0ではない。(数97)から導き出される(数98)によって、適正な走査線駆動回路の両端駆動の出力抵抗Rgwと、片端駆動の出力抵抗Rswを定めることができる。出力抵抗RgwとRskはV(+)とV(-)を出力する走査線駆動回路のアナログスイッチの出力抵抗を指す。一般的には、走査線駆動回路を構成する走査線駆動ICでは、1出力回路に複数のアナログスイッチが用いられ、その出力抵抗は全て同じである場合が多い。

[0164]

[数98] Rgw $\leq \{1-(\gamma 1)^2\}$ { π TH/(1.5M c)} { $(a^2+N-1)/a^2\}-M$ r/ π Rgs $\leq \{1-(\gamma 2)^2\}$ { π TH/(3M c)} {(a $^2+N-1$)/ $a^2\}-2M$ r/ π

(数98)を用いれば、走査線駆動回路に要求される適正な出力抵抗を簡単に求めることができる。(数98)は、走査線両端同時駆動によれば、r1=r2の条件下では、走査線片端駆動の場合より走査線駆動回路の出力抵抗を約2倍にすることができる。さらに、駆動回路と走査線駆動端子までの配線はITO (Indium Titan Oxide)が用いられる場合が多い。ITOの固有抵抗は高いために配線抵抗は無視できない。本発明の(数98)は出力抵抗をITOの配線抵抗と駆動回路の出力抵抗を含めたものと見なすことができる。従って、駆動回路の出力抵抗を含めたものと見なすことができる。従って、駆動回路の出力抵抗を定めれば適正なITOの配線抵抗値の範囲が求められ、液晶パネルのパターン設計が適正かつ容易にできる。このように本発明は広範囲に応用できる。

【0165】走査線駆動回路の出力抵抗が大きくできることにより、走査線駆動回路を構成するLSIのチップサイズを小さくでき、LSIのコストダウンを図ることができる。LSIのチップサイズは要求された出力抵抗値に決定され、要求された出力抵抗が小さいほどチップサイズが大きくなる。このように走査線両端同時駆動では、走査線駆動回路を構成するLSIのチップサイズを小さくできるために、LSIは低コストになる。

【0166】(実施の形態2)次に本発明の実施の形態2における液晶表示装置について簡単に説明する。図14は本実施の形態における液晶表示装置の構成図である。図1に示す液晶表示装置と同一部分は同一の符号を用いて説明を省略する。この液晶表示装置は、液晶パネル14Bの信号線9を上下に分割せず、液晶パネル14Bの走査線を両端同時駆動する構成としたものである。このような構成においても実施の形態1と同様の効果が得られる。

【0167】(実施の形態3)次に本発明の実施の形態3における液晶表示装置について簡単に説明する。図15は本実施の形態における液晶表示装置の構成図である。図1に示す液晶表示装置と同一部分は同一の符号を用いて説明を省略する。この液晶表示装置は、図14の液晶パネル14の信号線駆動端子を上下に対して逆に配置した液晶パネル14Cの走査線を両端同時駆動する構成としたものである。このような構成においても実施の形態1と同様の効果が得られる。

【0168】(実施の形態4)次に本発明の実施の形態4における液晶表示装置について説明する。図16は本実施形態4における液晶表示装置の構成図であり、図1に示す液晶表示装置と同一部分は同一の符号を用いて説明を省略する。本実施形態4の液晶パネル14Dはの各画素13は、スイッチング素子である薄膜トランジスタ(以下、TFTと略記する)と液晶セルから構成されるものである。そしてこの液晶パネル14Dは、上下に分割しない信号線9と2N+1本の走査線12を有し、走査線12の両端が同時駆動される。

【0169】図16に示すように、信号線9と走査線12の交点にある素子Pは、各画素13を駆動するTFTを表している。破線で示す対向電極23は、TFTの液晶パネル14Dの動作基準電圧を印加する電極であり、その一部に端子23aが設けられている。そして駆動電源回路19Bから端子23aを介して電圧Vcomが対向電極23に印加される。

【0170】素子P(画素13)は図17に示すようなTFTを含む等価回路で表される。画素13は、TFT、液晶セル(容量Cls)、TFTのドレインーゲート間の容量Cgd、TFTのソースー液晶セル間の容量Ccs、TFTのソースーゲート間の容量Cgs、TFTのゲートー液晶セル間の容量Ccg、TFTのドレインー前段ゲート間の容量Cst等の回路素子により表現

される。

【0171】詳しくは、容量C1sはTFTのドレイン電極と対向電極間に形成された液晶セルの容量であり、容量Cstは対向電極との結合容量である。ソース電極は信号線9に接続され、ゲート電極は走査線12に接続される。このような構成からなる画素13は、走査線12と対向電極23間の容量をcとすると、容量cは(数99)で表される。

[0172]

[数99] c=Ccg+CstCls/(Cst+Cls)+CgdCls/(Cgd+Cls)+CgsCcs/(Cgs+Ccs)

図16において、XNの走査線12と Y_N の信号線9との交点にある画素13を (X_N, Y_N) と表す。 (X_N, Y_N) におけるTFTのドレインが (X_{N-1}, Y_N) におけるTFTのドレインが (X_{N-1}, Y_N) におけるTFTのゲートに対して容量Cs t で結合することになる。このような構成のTFTを前段容量結合型のTFTという。図16はこの前段容量結合型のTFT型液晶パネル14Dの構成を示している。また、 (X_N, Y_N) におけるTFTのゲートに対して、容量Cs t で結合する構成のTFTもある。これを後段容量結合型のTFTという。

【0173】このような前段容量結合型のTFT型液晶パネルの走査線駆動電圧波形とそのタイミングを図18に示す。図中のVgonはTFTがオンする駆動電圧であり、VgoffはTFTがオフする駆動電圧である。Vg+とVg-は補償電圧である。Vg+はVg-より高電位の補償電圧であり、Vg-はVg+より低電位の補償電圧である。図18に示す符号の説明では、Vg+はゲートプラス補償電圧、Vg-はゲートマイナス補償電圧とした。ここで、実施形態1で説明したように、走査線左駆動回路と走査線右駆動回路を同じLSIで構成するために、走査線左駆動回路17AはアドレスX0の走査線12よりアドレス X_{2N} まで順次走査し、同時に走査線右駆動回路17Bはアドレス X_{2N} からアドレス X_{0} まで順次走査することとし、図18上では左右とも上から下に向かって同一方向に走査駆動電圧が出力される。

【0174】対向電極23の電圧Vcom(以下、Vrefと記述する)と上側の信号線駆動回路15の出力との関係の一例を図19に示す。本図に示すように、上側の信号線駆動回路15の出力は一水平走査線時間毎にVrefを基準として、その極性が反転する。ここでは上側の信号線駆動電圧がVHとVLであるから、VH-Vref=Vref-VLの関係が成立する。

【0175】説明を簡単にするために、図16の上側信号線駆動回路15は図49の符号と同一とした。実際には、TFT型液晶パネルの信号線駆動回路は多階調表示できるDA(Digital Analog)コンバータが内蔵され、出力回路はアナログアンプとみなせる。しかし、本願発明

の説明には、支障をきたさないため、2値出力の信号線 駆動回路とする。

【0176】信号線9と走査線12は分布容量Ccs、Cgs、Ccgで結合する。図19に示すように信号線9の駆動電圧の平均はVrefと見なせることから、走査線駆動に関しては、図16の液晶パネル14Dは、画素13の走査線と対向電極間の(数99)に示す容量cにより、図20の等価回路で表すことができる。

【0177】図20の等価回路に示すように、液晶パネル14Dは任意の走査線12が画素容量cと走査線の配線抵抗rからなる梯子型分布定数回路で表せるから、実施の形態1の図4で詳述したように、仮想終端より2分割して、それぞれを片端駆動する分布定数回路で表せる。これを図21に示す。

【0178】図21では、SW1~SW4と、夫々のSWに直列接続された抵抗Roにより、左右の走査線駆動回路17、20の出力抵抗を表すことができる。すなわち、走査線駆動回路17と20の出力回路は4個のアナログスイッチからなり、その出力抵抗は全てRoとする。なお、SW1~SW4はアナログスイッチを示し、抵抗Roは走査線駆動回路の出力抵抗を示し、Vrefは動作基準電圧を表す。Vrefは対向電極に印加される電圧である。図21から、容量結合したTFT液晶パネル14Dの走査線駆動についても、走査線12をM・r/πの抵抗とM・c/πのコンデンサとの直列回路として表せる

【0179】TFTのスイッチング特性を図22に示す。スイッチング特性はゲート電圧Vgに対するドレイン電流Idの関係で表せる。TFTはスイッチング素子とし動作するが、そのスイッチング特性は理想的なスイッチよりかなり劣る。図22で示すように、TFTが完全にオンするゲート電圧をスレッショルド電圧Vthとする。TFTは走査線駆動電圧がVth以上に達したときにオンし、信号線駆動電圧が容量C1sの液晶セルに印加される。

【0180】従って、走査線12の終端では、駆動端よりの配線抵抗rと画素容量cとによる遅延のため、TFTのオン時間が短くなり、図23に示すように駆動端と終端ではTFTのオン時間が異なってくる。図23では、終端の走査線駆動電圧がVthとなるタイミングをTgdで表している。このTgdは終端にあるTFTのゲート電圧の遅延時間であるが、前述した(数92)より求められる。駆動端では、1水平走査時間THの間TFTがオンし、液晶容量C1sを信号線駆動電圧まで充電する。これに対して終端では、(TH-Tgd)のオン時間で液晶容量C1sを充電しなければならない。【0181】従って、TFTのドレイン電流Idが十分に大きく、TFTの出力抵抗Rdが小さければよく、(TH-Tgd)の時間は注意を表すと言います。

(TH-Tgd)の時間内に液晶容量を信号線駆動電圧まで充電できることになる。しかし、液晶パネルの画面

サイズが大きくなり、画素構成が(1600×3)×1 200のように高精細になると、水平走査時間THは短くなる。またTgdが大きくなると、終端の画素においては、液晶容量ClsとTFTのRdで定まる時定数Cls・Rdと比較して、(TH-Tgd)の値が小さくなり、走査線片側駆動であると液晶容量を信号線駆動電圧まで充電できなくなる。

【0182】このようなことから、走査線片端駆動では、実施の形態1に詳述したような、駆動端から終端に向けて明るさが僅かずつ異なるような横方向輝度差が生ずる。画面サイズが204ンチの(1600×3)×1200画素構成の走査線片端駆動のTFT型液晶表示装置では、 $TH=17\mu S$ 、 $Tgd=6\mu S$ の条件の下で液晶容量C1sの充電時間は約 $14\mu S$ と概算される。この場合は、目視可能な横方向輝度差が発生し、表示むらが生じてしまう。

【0183】しかし本発明の走査線両端同時駆動を用いれば、遅延時間が1/4になるから、Tgdが6μS/4=1.5μSとなり、横方向輝度差は無視できるレベルになる。この場合には表示むらが生じない。さらに、遅延時間が1/4になるから波形歪みによる横クロストークも走査線片端駆動より小さくできる。なお、液晶表示装置が後段容量結合したTFT型液晶パネルから構成される場合も、全く同じ効果が得られる。

【0184】次に、容量結合したTFT型液晶パネルの 走査線駆動電圧、スレッショルド電圧、遅延時間、走査 線駆動回路の出力抵抗について、TFTの動作を理想的 なスイッチと見なして数式化する。

【0185】走査線駆動電圧は、各画素に配置されるTFTをオンするタイミングで、VgoffからVgonに切り替わる。走査線駆動電圧は、VgoffからVgonに切り替わってからの時間をt、(数99)の走査線の画素容量cを用い、走査線駆動回路の出力抵抗を両端駆動ではRgwとし、片端駆動ではRgsとし、Vgn=Vgoff、Vgn+1=Vgonとすれば、(数92)から(数100)~(数101)を導出できる。

【0186】走査線両端同時駆動ではx≦M/2として、

[0187]

【数100】 Vgw(x, t) = (Vgoff - Vgon) e xp $\{-\pi^2 t/(4r c x^2 + 2\pi c x Rgw)\} + Vgon$ - Vref

走査線片端駆動ではx≤Mとして、

[0188]

【数101】 Vgs (x, t) = (Vgoff-Vgon) exp{- π^2 t/(4r c $x^2+2\pi$ c x Rgs)}+Vgon-Vref

出力抵抗を0とすれば、走査線両端同時駆動の遅延時間が片端駆動の1/4となることは単純マトリクス型液晶パネルと同様である。

【0189】(数92)において、Vgn=Vgon、Vgn+1=Vg+を代入すれば、仮想終端あるいは終端でのVg+の電圧を求めることができる(Vg-も同様である)。ここで、Vg+=Vg(+)、Vg-=Vg(-)とする。【0190】(数94)~(数95)は容量結合したTFT型には適用できないので、左及び右側の走査線駆動回路の出力Vgon、Vg(+)、Vg(-)の各走査線駆動電流 Igw(g)、Igw(+)、Igw(-)は(数94)~(数95)の導出方法に基づき、(数102)として得られる。

[0191]

【数102】 Igw(g) = (2N/TV) (M·c/ π) (Vgon-Vgoff)

 $I gw(+) = (N/TV) (M \cdot c/\pi) (Vg(+) - Vg off)$

 $I gw(-) = (N/TV) \quad (M \cdot c/\pi) \quad (Vg(-) - Vg)$ off)

走査線片端駆動での各電圧の走査線駆動電流は(数10 2)の2倍である。

【0192】前記したように、各画素のTFTのスレッ ショルド電圧は同一であっても、配線抵抗と画素容量に よって、各画素のゲートオン電圧は遅延するためにスレ ッショルド電圧に達する時間が異なるから、各画素が必 要とするゲートオン電圧も異なる。このようなことか ら、以降、液晶パネルが適正に画像を表示する電圧を液 晶パネルのオン電圧Vgon、完全に表示しない電圧を液 晶パネルのオフ電圧Vgoffと定める。さらに、(数10 0) ~ (数101) において、x=M/2、t=Tdpwの駆動電圧を走査線両端同時駆動の液晶パネルのスレッ ショルド電圧Vpthw、Tdpwを液晶パネルの遅延時間と し、x=M、t=Tdpsの駆動電圧を片端駆動の液晶パ ネルのスレッショルド電圧Vpths、Tdpsを液晶パネル の遅延時間と定める。よって、液晶パネルのスレッショ ルド電圧は次の(数103)~(数104)を満たせば 良いことが解る。即ち、走査線両端同時駆動では

[0193]

【数103】 Vpthw= (Vgoff-Vgon) $\exp \{-\pi^2 \text{ Tdpw/}(4x^2 \text{ r c}+2\pi \text{ x c Rgw})\} + \text{Vgon-Vref}$ 走査線片端駆動では

[0194]

【数104】 Vpths= (Vgoff-Vgon) e x p $\{-\pi^2$ Tdps $/(4x^2 r c + 2\pi x c Rgs)\}$ + Vgon-Vref ここで、Vgon、Vgon、Vpthsが既知であれば液晶パネルの遅延時間は以下の(数105)~(数106)で定めることができる。

【0195】走査線両端同時駆動では、

[0196]

【数105】 $Tdpw=-(ln\beta w)$ (M^2 r c+ π M c Rgw) $/\pi^2$

βw= (Vpthw−Vgon+Vref) / (Vgoff−Vgon) 走査線片端駆動では、 [0197]

【数106】Tdps=-(ln β s) (4 M^2 r c+2 π M c Rgw) $/\pi^2$

βs=(Vpths-Vgon+Vref)/(Vgoff-Vgon) (数103)~(数104)から示されるように、走査 線両端同時駆動での液晶パネルのスレッショルド電圧の マージンを走査線片端駆動より大きくとれるから、横方 向輝度差が生じ難い。液晶パネルのオン電圧が液晶パネ ルのスレッショルド電圧以上であれば、横方向輝度差は 生じないから、走査線両端同時駆動を単純マトリクス型 よりTFT型液晶パネルに用いた場合に効果が大にな る。

【0198】さらに、液晶パネルの遅延時間が求められれば、(数103)~(数104)より適正な走査線駆動回路の出力抵抗範囲を(数107)で定めることができる。 R_{gw} と R_{gs} は走査線駆動回路の V_{gon} を出力するアナログスイッチの出力抵抗を指す。

[0199]

【数107】 $R_{gw} \le -\pi \ T_{dpw}/(M \ c \ ln \beta w) - M \ r/\pi$

Rgs $\leq -\pi$ Tdps/(2M c ln β s) -2M r/ π

本発明の(数100)~(数107)を用いれば、容量 結合したTFT型液晶表示装置の設計、駆動解析討を正確かつ容易にでき、実測値と計算値との比較から設計値 のマージンが予測できる。以上のように本実施の形態に よれば、図1の場合と同様に、容量結合したTFT型液 晶パネルを用いても、横方向輝度差と横クロストークが 小さく、表示むらがない表示品位の高い液晶表示装置が 実現できる。なお、液晶パネルの画像表示領域外に信号 線と走査線の駆動回路を形成するか配置した液晶パネル にも全く同様に適用できる。

【0200】また、実施の形態1と同様に、走査線両端同時駆動では、走査線12をM r/ π の抵抗とM c/ π の容量のコンデンサからなる直列回路で、走査線片端駆動では走査線12を2M r/ π の抵抗と2M c/ π の容量のコンデンサからなる直列回路で表して駆動解析ができる。

【0201】図16は前段容量結合した液晶パネルを走査線両端駆動した場合である。前段容量結合した液晶パネルは X_0 の走査線はTFTが配置されず、画素が構成されない。従って、表示に寄与しない走査線である。また、後段容量結合した液晶パネルは逆に最終番目の走査線が画像に寄与しない。

【0202】容量結合した液晶パネルの一例として、前段容量結合した液晶パネルを用いて補償電圧を加えた場合の駆動電流を(数102)に示したが、信号線から見た画素容量が(数99)のように求められる液晶パネルの補償電圧を印加した走査線駆動電流は(数102)で求めることができる。また、(数103)~(107)

は補償電圧の影響を受けないため、補償電圧を加えない 場合、例えば実施形態の7に示す容量結合しない液晶パ ネルについても同様に適用できる。

【0203】(実施の形態5)次に本発明の実施の形態5における液晶表示装置について説明する。図24は本実施の形態5における液晶表示装置の構成図であり、図1および図16に示す液晶表示装置と同一部分は同一の符号を用いて説明を省略する。図16の液晶パネル14Dの信号線駆動端子を上下に対して逆に配置した液晶パネル14Eの走査線を両端同時駆動する構成としたものである。このような構成においても実施の形態4と同様の効果が得られる。

【0204】(実施の形態6)次に本発明の実施の形態6における液晶表示装置について説明する。図25は本実施の形態における液晶表示装置の構成図であり、図1に示す液晶表示装置と同一部分は同一の符号を用いて説明を省略する。本実施形態6の形態の液晶パネル14Fは、各画素13(素子P)に容量結合していないTFTと液晶セルから構成されるものである。そして液晶パネル14Fは、上下に分割されない信号線9と2N本の走査線12を有し、走査線12の両端が同時駆動される。【0205】それ以外は図16に示すものと同様であり、実施の形態4と同様の効果が得られる。画素13の等価回路を図26に示す。本図に示すようにTFTは容量結合をせず、図17に示すものから結合容量Cstを省いた構成である。従って、画素容量cは(数108)で表現できる。

[0206]

【数108】c=Ccg+Cgd Cls/(Cgd+Cls)+Cgs Ccs/(Cgs+Ccs)

図25の走査線駆動回路17A、17Bの出力波形の一例を図27に示す。容量結合しないTFT型液晶パネルの場合も、走査線両端同時駆動では走査線12を、 $M \cdot r/\pi$ の抵抗と、 $M \cdot c/\pi$ の容量のコンデンサからなる直列回路で表すことができ、走査線片端駆動では走査線12を2 $M \cdot r/\pi$ の抵抗と2 $M \cdot c/\pi$ の容量からなる直列回路で表すことができる。このため実施の形態4に示した方法で同様の駆動解析ができ、実施の形態4と同様の効果が得られ、(数100)~(数107)は全て同様に適用できる。

【0207】(数102)においてVg(+)=Vg(+)=Vg(+)=Vg(f)=

【0208】(実施の形態7)次に本発明の実施の形態7における液晶表示装置について説明する。図28は本実施の形態における液晶表示装置の構成図であり、図1および図25に示す液晶表示装置と同一部分は同一の符号を用いて説明を省略する。図25の液晶パネル14Fの信号線駆動端子を上下に対して逆に配置した液晶パネ

ル14Gの走査線を両端同時駆動する構成としたものである。このような構成においても実施の形態6と同様の効果が得られる。

【0209】(実施の形態8)次に本発明の実施の形態8における液晶表示装置について説明する。図29は本実施の形態における液晶表示装置の構成図であり、図1に示す液晶表示装置と同一部分は同一の符号を用いて説明を省略する。図29は単純マトリクス型の液晶パネル14Hにおいて、走査線12を片端駆動とし信号線9を2分割せずに両端より同時に駆動するものである。本実施形態8は、液晶表示装置の画面構成が縦に長い場合に適する。

【0210】信号線両端同時駆動用の端子を設けた本実 施の形態の液晶パネル14Hの端子構成図を図38と図 39に示す。符号は図7と同一のものは同一として説明 を省略する。図39は走査線駆動端子を液晶パネル14 Hとは逆にした液晶パネル14Iの端子構成図を示す。 なお、後述する液晶パネル14J、14Lの端子構成図 も図38と同じであり、液晶パネル14K、14Mの端 子構成図は図39と同じである。図38と39には駆動 端子の構成図を示したが、液晶パネルの画像表示領域外 に走査線と信号線を形成するか配置した構成でもよい。 【0211】信号線も走査線と同様に配線抵抗と画素容 量からなる分布定数回路と見なせるから、信号線両端同 時駆動では(数89)より信号線駆動電圧を求めること ができる。信号線駆動電圧は図50示すもので、信号線 駆動電圧は駆動端でVLからVHにあるいはVHからV Lにt=0で切り替わるものとする。VHの動作基準電 圧をVref1とし、VLの動作基準電圧をVref2とす る。単純マトリクス型液晶パネルではVref1=Vref2 であるが、TFT型液晶パネルの駆動では水平走査時間 毎に動作基準電圧を変える場合もある。信号線駆動回路 の出力抵抗を出力抵抗Rsw、走査線数を2N、信号線の 1 画素当たりの配線抵抗をrs、信号線の1 画素当たり

【0212】信号線両端同時駆動の場合は、y=Nまで とし、t=0でV Hに切り替わったときのVsw (y,t)は

の容量をcs、信号線の駆動端から垂直方向にあるy番

目の画素の信号線駆動電圧は、(数91)より(数10 9)~(数110)を導出できる。(数109)~(数

110)は抵抗Rを有する容量Cに-Vの充電後にVの

充電をした場合の充電電圧はV [1-2exp-t/

(C·R)]となることに基づいている。

[0213]

【数109】 $Vsw(y, t) = (VH-Vref1) \times [1$ -2exp{- π^2 t/(4rs cs $y^2+2\pi$ cs y Rs w)}]

t=0でVLに切り替わったときのVsw(y, t)は、 【0214】

【数110】 $Vsw(y, t) = (VL-Vref2) \times [1]$

 $-2e \times p \left(-\pi^2 \text{ t/(4rs cs y}^2+2\pi \text{ cs y Rs w)}\right)$

信号線片端駆動の信号線駆動電圧はy=2Nまでとし、Rswに変えて信号線片端駆動の信号駆動回路の出力抵抗Rssを代入すればよい。(数109)~(数110)はTFT型液晶パネルの信号線両端駆動にも適用できる。単純マトリクス型液晶パネルの場合はVref1=Vref2とするのが一般的である。

【0215】(数109)~(数110)より出力抵抗が0であれば、走査線両端同時駆動と同じく信号線両端同時駆動では信号線片端駆動より1/4の遅延時間で信号線を駆動できることが示され、縦方向輝度差と縦クロストークが極めて小さくできる。

【0216】信号線駆動電圧と動作基準電圧の波形の一例を図30に示す。画面に奇数の走査線にある画素が白、偶数の走査線にある画素が黒、またはその逆の表示の場合は、信号線駆動電流が最大に近くなり、全信号線において信号線駆動電圧と動作基準電圧の波形は図30になる。この場合は、図31に示すように信号線9をコンデンサ2N・cs/πとして、その両端子に信号線駆動電圧と動作基準電圧と夫々印加する等価回路で表せるので、信号線両端同時駆動での上および下側の信号線駆動回路についてVHの印加時の信号線駆動電流 I sw(+)は(数111)となる。

[0217]

【数111】 Isw(+) =2 (VH-Vref1) (2N/TV) (2N M cs/ π) =8 (VH-Vref1) N² M cs/(π TV)

VLの印加時の信号線駆動電流 Iss (−)は(数11 2)となる。

[0218]

【数112】 Isw (-) =-8 (VH-Vref2) N² M cs/(π TV)

(数109)~(数112)は単純マトリクス型の液晶パネルのみならず、TFT型液晶パネルにも適用できる。ここで信号線片端駆動での信号線駆動電流 Iss(+)と Iss(一)は、 $2N\cdot cs/\pi$ のコンデンサで表せるから(数111)~(数112)の2倍である。また、信号線の画素容量 csは単純マトリクス型の走査線の画素容量 csと同値であるが、TFT型液晶パネルのようなアクティブマトリクス型の液晶パネルでは走査線の画素容量 csとは異なる。

【0219】また、信号線の駆動端からy番目にある画素の実効電圧は、実施の形態1と同様の導出方法により求められる。図32に信号線駆動電圧波形の一例を示す。図示するように終端では配線抵抗と画素容量によって波形が歪む。信号線の実効電圧は、(数45)の(N-1) (V/a)²/NのV/aを(数109)~(数110)に置き換えてt=0からTHまでの(数113)の積分演算を行えば、信号線の終端の実効値は(数

114)が得られる。 【0220】 【数113】

{ $(N-1) \cdot (V/a)^2/N$ } $\times \int [1-2 \exp \{-t/RL \cdot CL\}]^2 \cdot dt$ $= \{ (N-1) \cdot (V/a)^2/N \} \cdot [1-2RL \cdot CL/TH]$

[0221]

[数114] $Vecn = (\{(V + (V/a)^2)/N + (N-1) (V/a)^2/N\} \times \{1-2RL \cdot CL/TH\}\}^{1/2}$

ここで、RL・CL= $4y^2$ ・rs・cs+ 2π ・y・cs・Rswとし、実効電圧比 γ s=Ve c n s / Ve c 1 を求めれば、(数1 1 5)を得る。

[0222]

【数115】 γ s=[1-(2RL·CL/TH)·N/(a²+N-1)]^{1/2}

よって、信号線の駆動端から y 番目の走査線の交点にある画素を仮想終端あるいは分割して終端とし、仮想終端あるいは分割し終端に配置された画素の信号線駆動電圧の実効値と信号線の駆動端にある画素の実効値の比と信号線片端駆動で y 番目の走査線の交点にある画素を終端した場合の実効電圧比は(数115)から、(数116)~(数117)が得られる。

【0223】信号線両端同時駆動の場合は、y=Nまで として

[0224]

【数1 16】 γ sw (y) = $[1-2(4y^2 \text{ rs cs}+2\pi \text{ y} \text{ cs Rsw}) {N/(a^2+N-1)}/(\pi^2 \text{ TH})]^{1/2}$ 信号線片端駆動の場合は、y=2Nまでとして

[0225]

【数117】 γ ss(y)= $\{1-2(4y^2 \text{ rs cs}+2\pi \text{ y} \text{ cs Rss})$ $\{N/(a^2+N-1)\}/(\pi^2 \text{ TH})\}^{1/2}$ 片端駆動に比較して約1/4になることが解る。

【0226】信号線の駆動端と仮想終端との実効電圧比を r1sとし、片端駆動の駆動端と終端との実効電圧比を r2sとすれば、信号線駆動回路の出力抵抗は(数118)~(数119)で求められる。

【0227】信号線両端同時駆動の場合の出力抵抗は 【0228】

【数118】Rsw≤ {1-(γ1s)²}・{π TH/(4N c s)}・{(a²+N-1)/N}-2N rs/π 信号線片端駆動の場合の出力抵抗は、

[0229]

【数119】 $Rss \le \{1-(\gamma 2s)^2\} \cdot \{\pi\ TH/(8N\ cs)\} \cdot \{(a^2+N-1)/N\} - 4N\ rs/\pi$ 以上に示したように、本発明の信号線両端同時駆動においても信号線を $2N\cdot rs/\pi$ の抵抗と、 $2N\cdot cs/\pi$ の容量のコンデンサからなる直列回路で表せ、縦方向輝度差と縦クロストークが小さく、表示品位の高い液晶表示装置が実現できる。

【0230】(実施の形態9)次に本発明の実施の形態9における液晶表示装置について説明する。図33は本実施の形態における液晶表示装置の構成図であり、図1に示す液晶表示装置と同一部分は同一の符号を用いて説明を省略する。図25の液晶パネル14Hの走査線駆動端子を左右に対して逆に配置した液晶パネル14Iの信号線を両端同時駆動する構成としたものである。このような構成においても実施の形態8と同様の効果が得られる。

【0231】(実施の形態10)次に本発明の実施の形態10における液晶表示装置について説明する。図34は本実施の形態における液晶表示装置の構成図であり、図1に示す液晶表示装置と同一部分は同一の符号を用いて説明を省略する。図34は容量結合したTFT液晶パネル14Jの信号線9の両端を同時に駆動し、走査線11の左端を駆動する構成としたものである。それ以外は、図24と同様である。前記したように、TFT型液晶パネルの信号線駆動回路は多階調表示を可能とするDAコンバータを内蔵し、出力回路はアナログアンプとみなせる場合が多いが、説明を簡単にするために図49と同一符号の2値出力の信号線駆動回路とする。

【0232】単純マトリクス型液晶パネルの画素容量とTFT型液晶パネルの画素容量は、実施の形態4で示したように対向電極を基準として定められその構成が異なる。図20において走査線を信号線に置き換え配線抵抗をrsとし、信号線と対向電極間の容量である画素容量をcsとすれば、走査線と同様に信号線を分布定数回路と見なすことができ、信号線両端同時駆動では、仮想終端より2分割し(あるいは分割して)、それぞれを片端駆動する分布定数回路で表せるから、(数89)~(数91)により信号線を2N・rsの抵抗と2N・csのコンデンサによる集中定数回路と見なせる。図17の画素の構成図からcsを(数120)で近似できる。

[0233]

【数120】cs=Ccs+Cgs·Ccg/(Cgs+Ccg)

従って、信号線駆動電圧は(数109)~(数110)に(数120)の画素容量を用いれば求められる。容量結合したTFT型液晶パネルの駆動では、図17218に示すように、TFTのゲートにオン電圧が印加されると同時に結合容量CstefしてVg+3またはVg-6よる結合電圧がTFTのドレインに加えられる。この電圧を $\eta(+)$ と $\eta(-)$ とする。走査線によって選択された画素の電圧は、信号線駆動電圧に加えてこの結合電圧が加

わるから、従って、信号線駆動電圧にカ(+)とカ(-)が加 わるものと見なせる。このように、容量結合したTFT 型液晶パネルの駆動では、信号線駆動電圧の振幅が小さ くできる。n(+)とn(-)はCst、Cls、Cgd等に よって定まる定数である。

【0234】容量結合したTFT型液晶パネル14Jの 画素の実効電圧は、信号線駆動電圧をTFTによりt= THでサンプルホールドしたものであるから、TFTが 理想的SWと近似すれば、n(+)とn(-)による実効電圧 の増加分を見込むためにδとし、Vsig=VH-Vref1 +△、あるいは、Vsig=Vref2+△-VLとなる画素 に生じる分極電圧の補償電圧△として、(数109)~ (数110)にt=THを代入すれば求められる。但 し、ここで、容量結合したTFT型液晶パネルの信号線 駆動回路の出力抵抗を信号両端同時駆動の場合Rsw、片 端駆動の場合Rssとし、信号線の駆動端からy番目にあ る走査線との交点にある画素の実効電圧は、走査線数を 2N、水平走査時間をTH、VHの動作基準電圧をVre f1とし、VHの動作基準電圧をVref1として、(数12 1)~(数122)を得る。

 $\gamma sw = [1-2e \times p \{-\pi^2 \cdot TH/(4rs \cdot cs \cdot N^2 + 2\pi \cdot N \cdot cs \cdot Rsw)\}]$

【0240】信号線片端駆動での実効電圧比ァssとすれ ば、y=2Nとし、

 $\gamma ss = [1-2e \times p \{-\pi^2 \cdot TH / (16r s \cdot c s \cdot N^2 + 4\pi \cdot N \cdot c s \cdot Rss)\}]$

【O242】信号線両端同時駆動する容量結合したTF T型液晶パネルにおいても縦方向輝度差は信号線片端駆 動より小さくなることが(数123) \sim (数124)で 示される。また、波形歪みも約1/4になるため縦クロ ストークも小さくできる。

【0243】また、信号線の駆動端と仮想終端との実効 電圧比を γ 1 sとし、片端駆動の駆動端と終端との実効 電圧比を r 2sとすれば、(数123)~(数124) からTFT型液晶パネルの信号線駆動回路の出力抵抗範 囲は求められる。即ち、(数125)~(数126)と なる。

【0244】信号線両端同時駆動では、

[0245]

【数125】Rsw≤-π TH/[2N cs ln{(1- γ 1s)/2\] -2N rs/ π

信号線片端駆動では、

[0246]

【数126】Rss≤ $-\pi$ TH/[4N cs ln{(1- $\gamma 2s)/2$] -4N rs/ π

以上のように容量結合したTFT型液晶パネルの信号線 両端同時駆動においても信号線を2N·rs/πの抵抗 と、2N·cs/πの容量のコンデンサからなる直列回 路で表すことができ、実施の形態8と同様の効果が得ら れる。

【0235】信号線両端同時駆動での画素の実効電圧 は、y≦Nとして、

[0236]

【数121】 $V_{ras}sw(y) = (Vsig-\triangle) \times [1-2e]$ $xp\left(-\pi^2 \text{ TH/(4rs cs } y^2+2\pi \text{ y cs Rsw}\right)\right)$ $+\delta$

信号線片端駆動での画素の実効電圧は、y≤2Nとし て、

[0237]

【数122】 $V_{ras}ss(y) = (Vsig-\triangle) \times [1-2e]$ $xp\{-\pi^2 TH/(4rs cs y^2+2\pi y cs Rss)\}\}$

従って、信号線の駆動端と仮想終端あるいは終端の実効 電圧比は、駆動端では ($Vsig-\Delta$) + δ であるから (数121)と(数122)から(数123)と(数1 24)が得られる。

【0238】信号線両端同時駆動での実効電圧比ァswと すれば、y=Nとし、

[0239]

【数123】

[0241]

【数124】

【0247】同一液晶パネルを両端から駆動した場合と 片端から駆動した場合の時定数の比を求める。走査線の 片端駆動の終端での時定数をαgsとし、両端駆動の仮想 終端または2分割した走査線の終端で時定数をαgw(画 面中央部画素)とすれば、αgs/αgwは(数100)と (数101)から(数127)となる。

[0248]

【数127】 $\alpha gs/\alpha gw = (4r c M^2 + 2\pi M c Rg$ s)/ $(4r c M^2 + 2\pi M c Rgw) = (4 + 2\pi Rgs)$ / $\{1+\pi \operatorname{Rgw}/(r M)\}$

ここで、定数をkとして、(αgs/αgw)≥kとすれば、 (数127)より(数128)を得る。

[0249]

【数128】Rgs≦{(k-M) r M/(2π)}+ {k Rgw/2}

k=4とすれば、すなわち両端駆動での時定数が片端駆 動の時定数の1/4となる場合で、かつ配線抵抗の影響 を受けないRgsとRgwとの関係を求めることができる。 すなわち(数129)である。

[0250]

【数129】Rgs≥2Rgw

(数129)より両端駆動での出力抵抗は片端での出力 抵抗の1/2以下とすれば、時定数を片端駆動より1/ 4にでき、配線抵抗の影響も受けない。(数129)

は、片端あるいは両端駆動での出力抵抗を見積もる場合 に非常に有効である。片端駆動している駆動回路から両 端駆動での出力抵抗を簡単に予測できるからである。な お、信号線についても同様の結果となる。

【0251】(実施の形態11)次に本発明の実施の形態11における液晶表示装置について説明する。図35は本実施の形態における液晶表示装置の構成図であり、図1に示す液晶表示装置と同一部分は同一の符号を用いて説明を省略する。図34の液晶パネル14Jの走査線駆動端子を左右に対して逆に配置した液晶パネル14Kの信号線を両端同時駆動する構成としたものである。このような構成においても実施の形態10と同様の効果が得られる。

【0252】(実施の形態12)次に本発明の実施の形態12における液晶表示装置について説明する。図36は本実施の形態における液晶表示装置の構成図であり、図1に示す液晶表示装置と同一部分は同一の符号を用いて説明を省略する。図36の液晶パネル14Lは容量結合をしないTFT型液晶パネルを信号線両端駆動するものである。このような構成においても(数109)~(数112)、(数120)~(数126)は適用でき、実施の形態10と同様の効果が得られる。

【0253】(実施の形態13)次に本発明の実施の形態13における液晶表示装置について説明する。図37は本実施の形態における液晶表示装置の構成図であり、図1に示す液晶表示装置と同一部分は同一の符号を用いて説明を省略する。図36の液晶パネル14Lの走査線駆動端子を左右に対して逆に配置した液晶パネル14Mの信号線を両端同時駆動する構成としたものである。このような構成においても実施の形態11と同様の効果が得られる。

【0254】(実施の形態14)次に本発明の実施の形態14における液晶表示装置について説明する。図40は本実施の形態における液晶表示装置の構成図であり、図1に示す液晶表示装置と同一部分は同一の符号を用いて説明を省略する。容量結合したTFT型液晶パネル14Nの信号線9及び走査線12の両端を同時駆動するものである。

【0255】本実施形態14は、超大型液晶パネルの駆動に適する。また、駆動能力不足の駆動回路を用いる必要がある場合、一例として、液晶パネルの画像表示領域外に駆動回路を形成(ポリシリコンTFTを用いた液晶パネル等)するか配置した(チップオングラス等の実装技術により)液晶パネルに最適である。図42に液晶パネル14Nの駆動端子構成図を示す。

【0256】すでに説明した信号線両端同時駆動と走査線両端同時駆動に関する結果と効果はそのまま適用できる。即ち、信号線を $2N \cdot rs/\pi$ の抵抗と、 $2N \cdot cs/\pi$ の容量のコンデンサからなる直列回路で表し、走査線を $M \cdot r/\pi$ の抵抗と、 $M \cdot c/\pi$ の容量のコンデン

サからなる直列回路で表すことができる。

【0257】(実施の形態15)次に本発明の実施の形態15における液晶表示装置について説明する。図41は本実施の形態における液晶表示装置の構成図であり、図1に示す液晶表示装置と同一部分は同一の符号を用いて説明を省略する。容量結合しないTFT型液晶パネル14Pの信号線9及び走査線12の両端を同時駆動するものである。このような構成においても、実施の形態14と同様の効果が得られる。

【0258】(実施の形態16)次に本発明の実施の形態16における液晶表示装置について説明する。図43は本実施の形態における液晶表示装置の構成図であり、図1に示す液晶表示装置と同一部分は同一の符号を用いて説明を省略する。容量結合したTFT型液晶パネル14Qの信号線9の両端と走査線を2分割した左側の走査線と右側の走査線を同時駆動するものである。本実施形態16は超大型液晶表示装置に適するが、表示画面を2画面として別々の情報を表示する場合にも有効である。容量結合しないTFT型液晶パネル、単純マトリクス型液晶パネル、液晶パネルの画像領域外に信号線と走査線の駆動回路を形成するかあるいは配置した液晶パネルについても同様に適用でき同等の効果がある。図44に液晶パネル14Qの駆動端子構成図を示す。

【0259】すでに説明した信号線両端同時駆動と走査線両端同時駆動に関する結果と効果はそのまま適用できる。即ち、信号線を $2N \cdot rs/\pi$ の抵抗と、 $2N \cdot cs/\pi$ の容量のコンデンサからなる直列回路で表し、走査線を $M \cdot r/\pi$ の抵抗と、 $M \cdot c/\pi$ の容量のコンデンサからなる直列回路で表すことができる。

【0260】(実施の形態17)次に本発明の実施の形態17における液晶表示装置について説明する。図45は本実施の形態における液晶表示装置の構成図であり、図1に示す液晶表示装置と同一部分は同一の符号を用いて説明を省略する。信号線と走査線を夫々2分割した容量結合したTFT型液晶パネル14Rを両端同時駆動するものである。本実施形態17は超大型液晶表示装置に適するが、表示画面を4画面として別々の情報を表示する場合にも有効である。容量結合しないTFT型液晶パネル、単純マトリクス型液晶パネル、液晶パネルの周辺に駆動回路を形成したあるいは配置した液晶パネルについても同様に適用でき同等の効果がある。図46に液晶パネル14Rの駆動端子構成図を示す。

【0261】すでに説明した信号線両端同時駆動と走査 線両端同時駆動に関する結果と効果はそのまま適用でき る。即ち、信号線を $2N \cdot rs/\pi$ の抵抗と、 $2N \cdot cs/\pi$ の容量のコンデンサからなる直列回路で表し、走査 線を $M \cdot r/\pi$ の抵抗と、 $M \cdot c/\pi$ の容量のコンデン サからなる直列回路で表すことができる。

【0262】(実施の形態18)次に本発明の実施の形態18における液晶表示装置について説明する。図47

は本実施の形態における液晶表示装置の構成図で、図1 に示す液晶表示装置と同一部分は同一の符号を用いて説明を省略する。走査線を2分割し左側の走査線12と右側の走査線12aとした液晶パネル14Sの左側及び右側の走査線を同時駆動し、信号線9を片端駆動するものである。本実施形態18は横に長いワイド画面である大型表示装置において、画面を2分割して独立した情報を表示する場合に適する。

【0263】本実施形態18においても、すでに説明した信号線片端駆動と走査線両端同時駆動に関する結果と効果はそのまま適用できる。即ち、信号線を $4N \cdot rs$ / π の抵抗と、 $4N \cdot cs$ / π の容量のコンデンサからなる直列回路で表し、走査線を $M \cdot r$ / π の抵抗と、 $M \cdot c$ / π の容量のコンデンサからなる直列回路で表すことができる。

【0264】図47の液晶パネル14Sは容量結合した TFT型であるが、容量結合しないTFT型、液晶パネ ルの画像表示領域外に駆動回路を形成したあるいは配置 した液晶パネルについても同様の効果が得られる。図4 8に液晶パネル14Sの駆動端子構成図を示す。

【0265】また、信号線駆動端子の形成を図48の液晶パネル14Sとは上下に対して反対の位置にし、下側の信号線駆動回路による片端駆動でも同様の効果が得られる。

【0266】なお、以上の実施形態、図面の中で、走査線駆動回路、信号線駆動回路を液晶表示パネルの外部に設ける構成を一例として挙げているが、液晶表示パネル上の画像表示領域外の部分にCOG(Chip On Glass)で形成してもよく、液晶パネルと重なる領域であっても画像表示領域外であればTAB(Tape Automated Bonding)などで配置しても良い。

【0267】最後に、図面に用いた符号について若干の説明を加えておく。信号線駆動回路の符号は15、16として全画面において同じ符号を用いて表わしている。しかし、実際にはTFT型液晶パネルとSTN型液晶パネルでは信号線駆動回路の構成は異なるので図1の信号線駆動回路と図16の信号線駆動回路とは、細部の仕様において異なるものではあるが、説明の便宜上、信号線を駆動する機能が同じものである点に鑑み、信号線駆動回路の符号を全画面で統一して用いている。駆動電源回路についても同様に、走査線あるいは信号線駆動回路に駆動電圧を供給するという機能は全図面の駆動電源回路について同じものである点に鑑み、19という符号を全図面について同じものである点に鑑み、19という符号を全図面について用いた。走査線駆動回路、制御回路の符号も同様の考え方に基づいて符号を付している。

【0268】さらに、図面の走査線および信号線駆動回路、駆動電源回路、制御回路等は現時点で量産され、各回路の構成や動作原理は既知であるため、本願発明の説明に必要とする箇所(例えば、駆動回路の出力回路を構成するアナログスイッチ等)以外は説明を省略した。

【0269】また、液晶パネルの等価回路、TFT液晶の等価回路においては、設計上、あるいは理論上明確に数値的に取り扱うことのできるパラメータのみを含めた(例えば、配線抵抗、TFTの電極間の容量、液晶容量、信号線と走査線との交点の容量等)。これらのパラメータを用いた計算値と実験値がよく一致していることを示した。

【0270】しかし、走査線あるいは信号線の駆動端と 駆動回路を結ぶ配線をすれば、配線抵抗や寄生容量が生 じるように、本発明で表わされないパラメータは存在す るが、それは省略した。このような配線抵抗や寄生容量 は数値的に小さく無視しても誤差が少ないこと、さら に、必要に応じて後から本発明の数式を用いて補正した 計算ができること等による。

[0271]

【発明の効果】以上のように本発明にかかる液晶表示装置によれば、液晶パネルの走査線あるいは信号線を両端同時駆動することにより、走査線あるいは信号線の駆動電流を片端駆動と同一にしても、液晶パネルの各画素に印加される走査線駆動電圧あるいは信号線駆動電圧の遅延時間を、片端駆動に比べて小さくすることができる。このため対角線長が大きく、水平方向並びに垂直方向に画素数の多い大型液晶表示装置においても、輝度ムラを少なくすることができる。また、液晶パネルの走査線あるいは信号線を両端同時駆動するに必要な2つの走査線駆動回路あるいは信号線駆動回路は、同一のパターンのICを用いることができ、同時駆動に関わるコスト増加を招くことがない。

【0272】また、本発明にかかる液晶表示装置によれば、両端駆動、分割駆動、片端駆動される走査線および信号線を梯子型集中分布定数回路で表わして各画素の走査線方向の輝度分布あるいは信号線方向の輝度分布を正確に予測し、輝度むらが所定値以内に収まる範囲となる、走査線駆動回路及び信号線駆動回路の駆動電圧、駆動電流、出力抵抗、TFT型液晶パネルのスレッショルド電圧、走査線駆動端と終端の実効電圧の比、信号線駆動端と終端の実効電圧の比、信号線駆動端と終端の実効電圧とすることができる。

【図面の簡単な説明】

【図1】本発明の実施の形態1における液晶表示装置の 構成図である。

【図2】実施の形態1における液晶パネルの等価回路図である。

【図3】実施の形態1の液晶表示装置において、走査線 両端同時駆動法での出力波形とそのタイミング図である。

【図4】走査線両端同時駆動における液晶パネルの走査 線の分布定数回路図である。

【図5】液晶パネルの走査線の駆動電圧において、過渡 応答を解析するための分布定数回路図である。 【図6】液晶パネルの走査線の分布定数回路を集中定数 回路で置換した回路図である。

【図7】信号線を上下に2分割した液晶パネルの全体構成図である。

【図8】走査線両端駆動端子有し、信号線駆動端子を上端に配置した液晶パネルの全体構成図である。

【図9】走査線両端駆動端子有し、信号線駆動端子を下端に配置した液晶パネルの全体構成図である。

【図10】17インチ液晶パネルの走査線駆動電圧の過渡応答を示す説明図である。

【図11】12.1インチ液晶表示装置の片端駆動での 横方向輝度差を示す説明図である。

【図12】17インチ液晶表示装置の横方向輝度差を示す説明図である。

【図13】20、24.4インチの液晶表示装置の横方 向輝度差を示す説明図である。

【図14】本発明の実施の形態2における液晶表示装置の構成図である。

【図15】本発明の実施の形態3における液晶表示装置の構成図である。

【図16】本発明の実施の形態4における液晶表示装置の構成図である。

【図17】実施の形態4のTFT液晶パネルにおける画素の構成図である。

【図18】実施の形態4における走査線の駆動電圧波形とタイミング図である。

【図19】実施の形態4において、対向電極電圧と信号 線駆動電圧との関係を示す説明図である。

【図20】実施の形態4の液晶パネルの等価回路図である。

【図21】実施の形態4での走査線駆動における分布定数回路図である。

【図22】TFTのゲート電圧対ドレイン電流の特性図である。

【図23】走査線駆動電圧におけるTFTのスイッチング特性の説明図である。

【図24】本発明の実施の形態5における画素の構成図である。

【図25】本発明の実施の形態6における画素の構成図である。

【図26】実施の形態6のTFT液晶パネルにおける画素の構成図である。

【図27】実施の形態6のにおける走査線の駆動電圧波 形とタイミング図である。

【図28】実施の形態7における液晶表示装置の構成図である。

【図29】実施の形態8における液晶表示装置の構成図である。

【図30】信号線駆動電圧と動作基準電圧の波形を示す 図である。 【図31】信号線駆動電流を求めるときの信号線の等価 回路である。

【図32】信号線駆動電圧波形の一例を示す図である。

【図33】実施の形態9における液晶表示装置の構成図である。

【図34】実施の形態10における液晶表示装置の構成図である。

【図35】実施の形態11における液晶表示装置の構成 図である。

【図36】実施の形態12における液晶表示装置の構成 図である。

【図37】実施の形態13における液晶表示装置の構成図である。

【図38】信号線の両端に駆動端子を有し、走査線の左端に駆動端子を有する液晶パネルである。

【図39】信号線の両端に駆動端子を有し、走査線の右端に駆動端子を有する液晶パネルである。

【図40】実施の形態14における液晶表示装置の構成図である。

【図41】実施の形態15における液晶表示装置の構成図である。

【図42】走査線及び信号線の両端に駆動端子を有する 液晶パネルの構成図である。

【図43】実施の形態16における液晶表示装置の構成図である。

【図44】左及び右側の走査線と信号線の両端に駆動端 子を有する液晶パネルの構成図である。

【図45】実施の形態17における液晶表示装置の構成図である。

【図46】左及び右側の走査線と上及び下側の信号線に 駆動端子を有する液晶パネルの構成図である。

【図47】実施の形態18における液晶表示装置の構成 図である。

【図48】左及び右側の走査線に駆動端子を有する液晶パネルの構成図である。

【図49】従来例の液晶表示装置の構成図である。

【図50】従来例の液晶表示装置における画素の駆動波 形図である。

【図51】従来例の液晶表示装置における走査線駆動の 等価回路図である。

【符号の説明】

9 信号線

10 上側の信号線

11 下側の信号線

12 走査線

12 a右側の走査線

12 b左側の走査線

13 画素

14, 14A, 14B, 14C, 14D, 14E, 14 F, 14G, 14H, 14I, 14J, 14K, 14 L, 14M, 14N, 14P, 14Q, 14R, 14S 液晶パネル

15 上側の信号線駆動回路

16 下側の信号線駆動回路

17 走查線駆動回路

17A 走查線左駆動回路

17B 走查線右駆動回路

18 制御回路

19,19B 駆動電源回路

21a, 21b 走查線駆動端子

22 信号線駆動端子

23 対向電極

23a 端子

r 走査線の配線抵抗

rs 信号線の配線抵抗

rc 対向電極の配線抵抗

2N 走査線数

M 信号線数

c 画素容量

Y1~YM 信号線のアドレス

X1~X2N 走査線のアドレス

TH 水平走査時間

TV 垂直走查時間

V 走査線駆動電圧の振幅

VM 動作基準電圧

VH、VL 信号線駆動電圧

Ro 走査線駆動回路の出力抵抗

P TFT型液晶パネルの画素

C TFT型液晶パネルの画素容量

TFT 薄膜トランジスタ

Com 対向電極

Vcom 対向電極の電圧

Vref 動作基準電圧

Vrefl 動作基準電圧

Vref2 動作基準電圧

Cst 結合容量

Cls TFT型液晶パネルの画素の液晶容量

Cgd ゲート、ドレイン間容量

Cgs ゲート、ソース間容量

Ccg 対向電極、ゲート間容量

Ccs 対向電極、ソース間容量

Vgon ゲートオン電圧、液晶パネルのオン電圧

Vg+ ゲート+補償電圧

Vgー ゲートー補償電圧

Vgoff ゲートオフ電圧、液晶パネルのオフ電圧

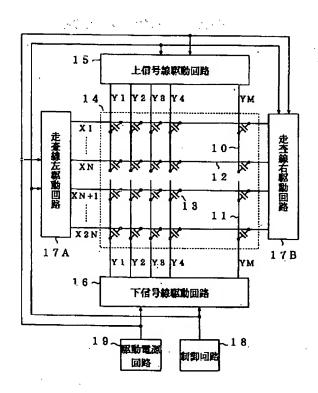
Vth スレッショルド電圧

Tgd ゲート電圧の遅延時間

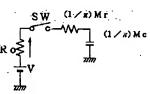
Vpth 液晶パネルのスレッショルド電圧

Tdp 液晶パネルの遅延時間

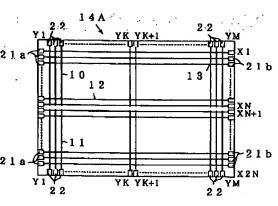
【図1】

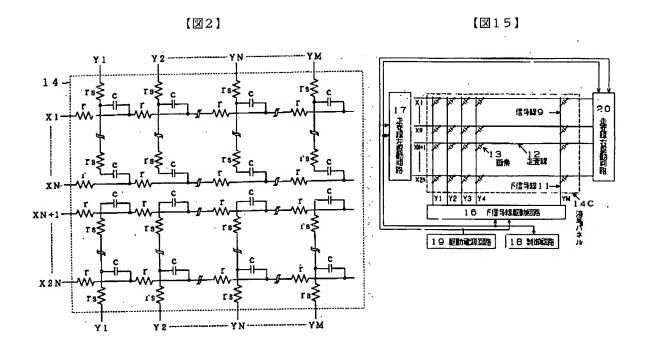


【図6】

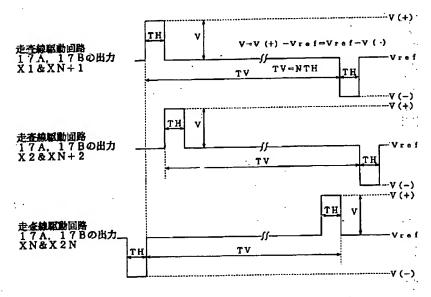


【図7】



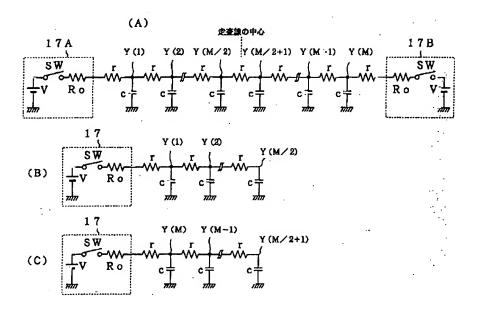


【図3】

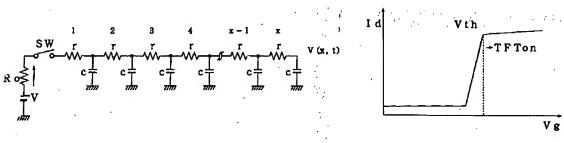


(図19)

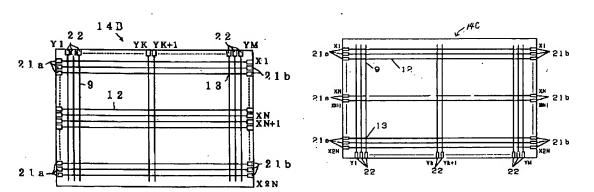
【図4】

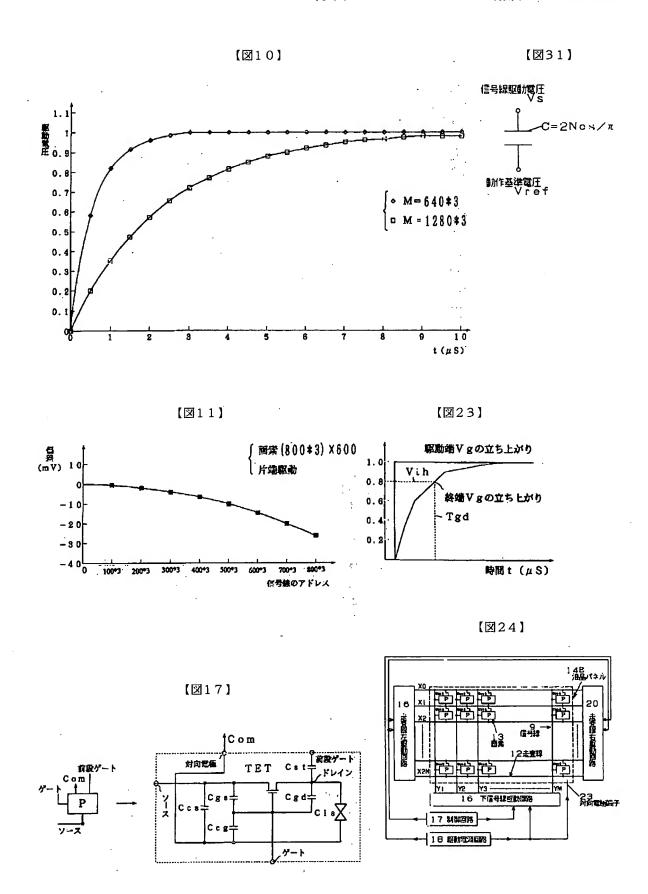




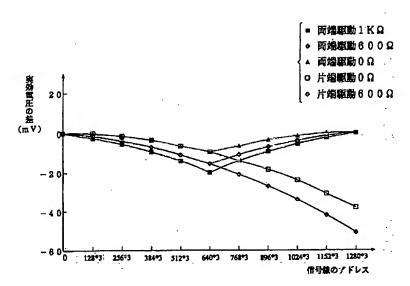


[図8] 【図9】

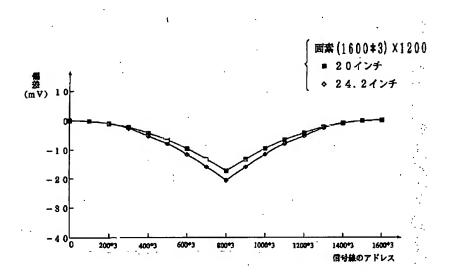




【図12】



【図13】



(図26) (図32)

Com

対向電板 TET ドレイン

Yート

P

Vsig

Vsig

Vsig

Vsig

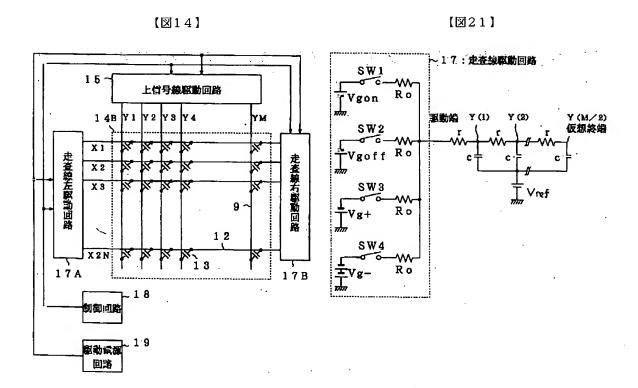
Vsig

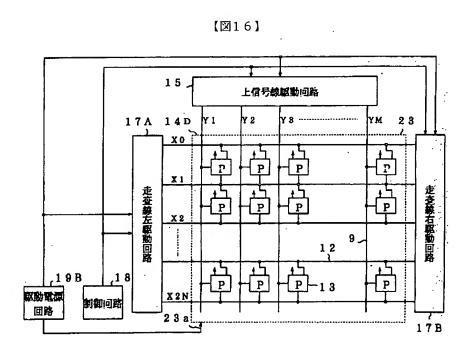
Vsig

Vsig

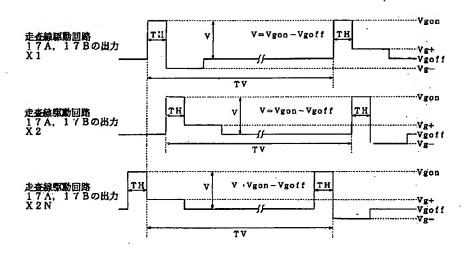
Vsig

Vsig



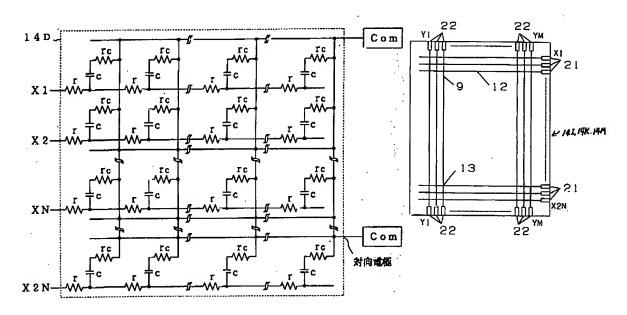


【図18】



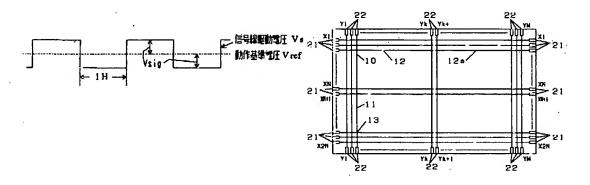
【図20】

【図39】

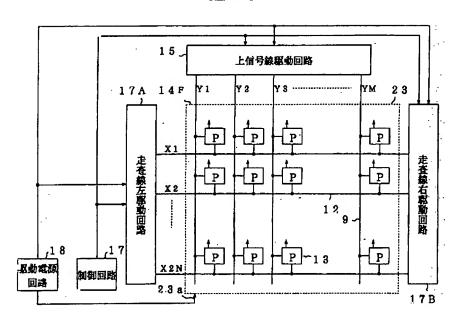


【図30】

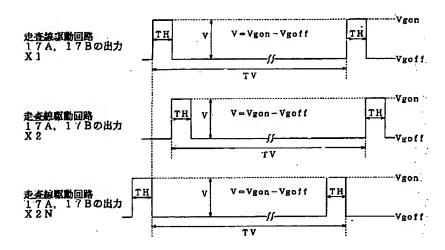
【図44】



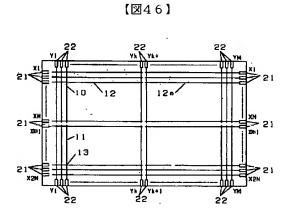
【図25】



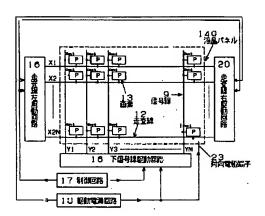
【図27】



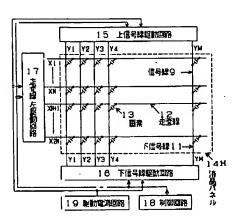
【図42】



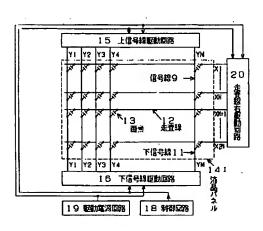
【図28】



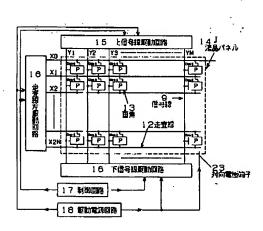
【図29】



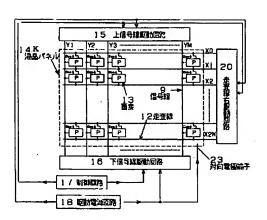
【図33】



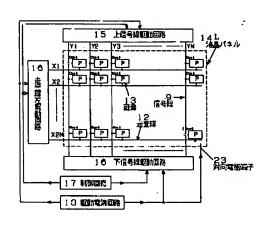
【図34】



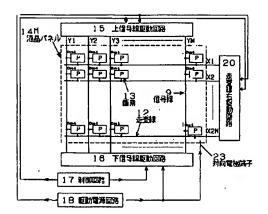
【図35】



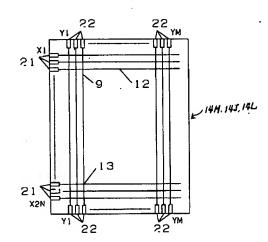
【図36】



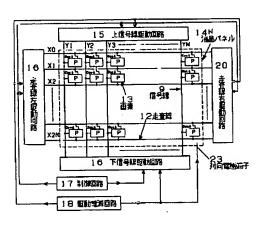
【図37】



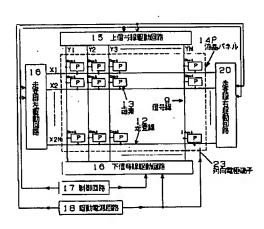
【図38】



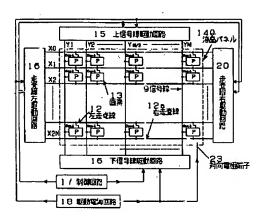
【図40】



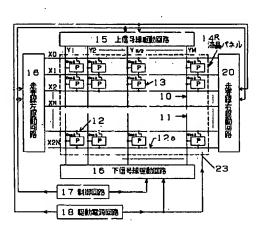
【図41】



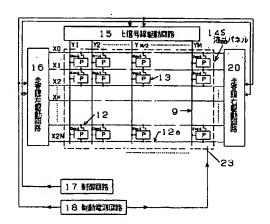
【図43】



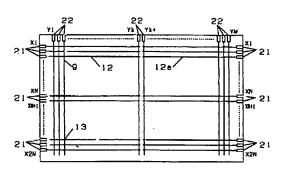
【図45】



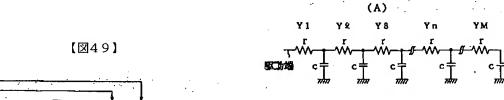
【図47】

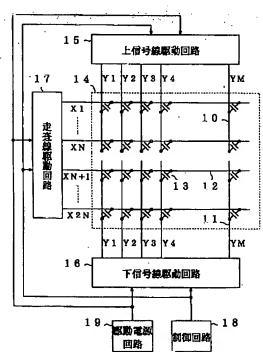


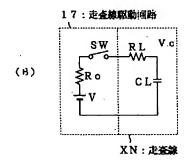
【図48】



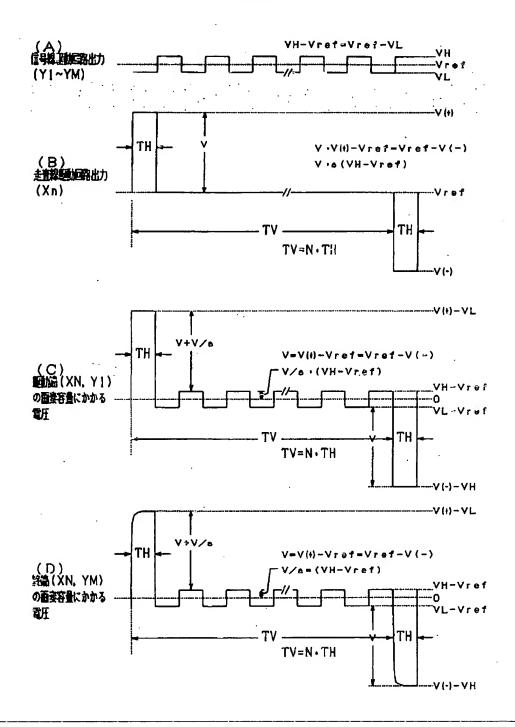
【図51】







【図50】



【手続補正書】

【提出日】平成10年10月20日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】 複数の信号線と複数の走査線とをマトリックス状に配置し、前記信号線と前記走査線の各交点を 画素とし、前記各画素の液晶セルに対応した前記走査線 と前記信号線に電圧を印加して前記液晶セルの光学的状態を変化させる液晶パネルと、

水平走査毎に前記複数の信号線の夫々の一端から信号パルスを印加する第1の信号線駆動回路と前記複数の信号線の夫々の他端から信号パルスを印加する第2の信号線駆動回路のうちから選ばれる少なくとも一つの信号線駆動回路と、

水平走査で選択する走査線の一端から走査パルスを印加する第1の走査線駆動回路と前記走査線の他端から走査パルスを印加する第2の走査線駆動回路のうちから選ばれる少なくとも一つの走査線駆動回路と入力画像信号に基づいて、前記選ばれた走査線駆動回路から印加された走査パルスと同期して、前記選ばれた信号線駆動回路から印加された信号パルスの発生を指示する制御回路とを備え、

前記走査線駆動回路および信号線駆動回路のうち少なく とも一方は前記第1および第2の2つの駆動回路が選ば れ、両端駆動であり、

走査線が両端駆動である場合は、前記両端駆動に用いる 走査線駆動回路の出力抵抗を、同一の液晶パネルにおい て走査線の片端駆動とする場合に用いる走査線駆動回路 の出力抵抗の1/2以下とし、

信号線が両端駆動である場合は、前記両端駆動に用いる信号線駆動回路の出力抵抗を、同一の液晶パネルにおいて信号線を片端駆動とする場合に用いる信号線駆動回路の出力抵抗の1/2以下とすることを特徴とする液晶表示装置。

【請求項2】 前記第1の信号線駆動回路および第2の信号線駆動回路のうち、第1の信号線駆動回路が選ばれ、夫々の信号線の一端から信号パルスが印加され、前記第1の走査線駆動回路および第2の走査線駆動回路のうち、第1の走査線駆動回路および第2の走査線駆動回路が選ばれ、夫々の走査線の両端から走査パルスが印加される請求項1に記載の液晶表示装置。

【請求項3】 前記複数の夫々の信号線が、上側の第1 の信号線と下側の第2の信号線に分割された信号線であ り、

前記第1の信号線駆動回路および第2の信号線駆動回路のうち、第1の信号線駆動回路および第2の信号線駆動回路が選ばれ、前記第1の信号線駆動回路から前記第1の信号線の一端に第1の信号パルスが印加され、前記第2の信号線駆動回路から前記第2の信号線の一端に第2の信号パルスが印加され、

前記第1の走査線駆動回路および第2の走査線駆動回路のうち、第1の走査線駆動回路および第2の走査線駆動 回路が選ばれ、前記第1の走査線駆動回路から前記第1 の信号線に対応する走査線の一端に第1の走査パルスが 印加され、前記第1の走査線駆動回路から前記第2の信 号線に対応する走査線の一端に第2の走査パルスが印加 され、 前記第2の走査線駆動回路から前記第1の信号線に対応 する走査線の一端に前記第1の走査パルスが印加され、 前記第2の信号線に対応する走査線の一端に前記第2の 走査パルスが印加される請求項1に記載の液晶表示装 置。

【請求項4】 前記第1の信号線駆動回路および第2の 信号線駆動回路のうち、第1の信号線駆動回路および第 2の信号線駆動回路が選ばれ、夫々の信号線の両端から 信号パルスが印加され、

前記第1の走査線駆動回路および第2の走査線駆動回路 のうち、第1の走査線駆動回路が選ばれ、夫々の走査線 の一端から走査パルスが印加される請求項1に記載の液 晶表示装置。

【請求項5】 前記第1の信号線駆動回路および第2の 信号線駆動回路のうち、第1の信号線駆動回路および第 2の信号線駆動回路が選ばれ、夫々の信号線の両端から 信号パルスが印加され、

前記第1の走査線駆動回路および第2の走査線駆動回路 のうち、第1の走査線駆動回路および第2の走査線駆動 回路が選ばれ、夫々の走査線の両端から走査パルスが印 加される請求項1に記載の液晶表示装置。

【請求項6】 前記複数の夫々の走査線が、右側の第1 の走査線と左側の第2の走査線に分割された走査線であ り

前記第1の信号線駆動回路および第2の信号線駆動回路 のうち、第1の信号線駆動回路が選ばれ、前記第1の信 号線駆動回路から前記信号線の一端に信号パルスが印加 され、

前記第1の走査線駆動回路および第2の走査線駆動回路のうち、第1の走査線駆動回路および第2の走査線駆動 回路が選ばれ、前記第1の走査線駆動回路から前記第1 の走査線の一端に第1の走査パルスが印加され、前記第2の走査線駆動回路から前記第2の走査線の一端に第2 の走査パルスが印加される請求項1に記載の液晶表示装置。

【請求項7】 前記複数の夫々の走査線が、右側の第1 の走査線と左側の第2の走査線に分割された走査線であり、

前記第1の信号線駆動回路および第2の信号線駆動回路 のうち、第1の信号線駆動回路および第2の信号線駆動 回路が選ばれ、夫々の信号線の両端から信号パルスが印 加され、

前記第1の走査線駆動回路および第2の走査線駆動回路 のうち、第1の走査線駆動回路および第2の走査線駆動 回路が選ばれ、前記第1の走査線駆動回路から前記第1 の走査線の一端に第1の走査パルスが印加され、前記第 2の走査線駆動回路から前記第2の走査線の一端に第2 の走査パルスが印加される請求項1に記載の液晶表示装 置。

【請求項8】 前記複数の夫々の信号線が、上側の第1

の信号線と下側の第2の信号線に分割された信号線であ り、前記複数の夫々の走査線が、右側の第1の走査線と 左側の第2の走査線に分割された走査線であり、

前記第1の信号線駆動回路および第2の信号線駆動回路のうち、第1の信号線駆動回路および第2の信号線駆動回路が選ばれ、前記第1の信号線駆動回路から前記第1の信号線の一端に第1の信号線の一端に第2の信号線駆動回路から前記第2の信号線の一端に第2の信号パルスが印加され、

前記第1の走査線駆動回路および第2の走査線駆動回路のうち、第1の走査線駆動回路および第2の走査線駆動 回路が選ばれ、前記第1の走査線駆動回路から前記第1 の信号線に対応する第1の走査線の一端に第1の走査パルスが印加され、前記第1の走査線駅動回路から前記第 2の信号線に対応する第1の走査線の一端に第2の走査パルスが印加され、前記第2の走査線の一端に第2の走査 パルスが印加され、前記第2の走査線駅動回路から前記 第1の信号線に対応する第2の走査線の一端に第3の走査パルスが印加され、前記第2の走査線の一端に第3の走査パルスが印加され、前記第2の走査線の一端に第4の 走査パルスが印加される請求項1に記載の液晶表示装置。

【請求項9】 前記第1及び第2の走査線駆動回路と信号線駆動回路は、

前記第1および第2の走査線駆動回路の夫々が制御する 走査線の数を2Nとし、前記信号線駆動回路が制御する 信号線の数をMとし、前記走査線の1画素当たりの配線 抵抗をrとし、前記液晶セルを含めた走査線の1画素当 たりの画素容量をcとするとき、前記第1及び第2の走 査線駆動回路から見た夫々の走査線をM/2段の梯子型 分布定数回路とみなしてM·r/πの抵抗RとM·c/ πの容量CとからなるRC直列回路であるとし、

前記信号線の1画素当たりの配線抵抗を r s とし、前記 液晶セルを含めた信号線の1画素当たりの画素容量を c s とするとき、前記信号線駆動回路から見た夫々の信号線を 2 N段の梯子型分布定数回路とみなして 4 N・r s / πの抵抗Rと 4 N・c s / πの容量 C とからなる R C 直列回路であるとして駆動する請求項1、2、または6のいずれか1項に記載の液晶表示装置。

【請求項10】 前記第1及び第2の走査線駆動回路と前記第1及び第2の信号線駆動回路は、

前記第1および第2の走査線駆動回路の夫々が制御する 走査線の数を2Nとし、前記第1および第2の信号線駆動回路の夫々が制御する信号線の数をMとし、前記走査 線の1画素当たりの配線抵抗をrとし、前記液晶セルを 含めた走査線の1画素当たりの画素容量をcとすると き、前記第1及び第2の走査線駆動回路から見た夫々の 走査線をM/2段の梯子型分布定数回路とみなしてM・ r/πの抵抗RとM・c/πの容量CとからなるRC直 列回路であるとし、

前記信号線の1画素当たりの配線抵抗をrsとし、前記

液晶セルを含めた信号線の1 画素当たりの画素容量をc sとするとき、前記第1 及び第2の信号線駆動回路から見た夫々の信号線をN 段の梯子型分布定数回路とみなして $2N\cdot rs/\pi$ の抵抗Rと $2N\cdot cs/\pi$ の容量CとからなるRC直列回路であるとして駆動する請求項1、3、5、7、または<math>8 のいずれか1 項に記載の液晶表示装置。

【請求項11】 前記走査線駆動回路と前記第1及び第2の信号線駆動回路は、

前記走査線駆動回路が制御する走査線の数を2Nとし、前記第1および第2の信号線駆動回路の夫々が制御する信号線の数をMとし、前記走査線の1画素当たりの配線抵抗をrとし、前記液晶セルを含めた走査線の1画素当たりの画素容量をcとし、前記走査線駆動回路から見た夫々の走査線をM段の梯子型分布定数回路とみなして2M・r/πの抵抗Rと2M・c/πの容量CとからなるRC直列回路であるとし、

前記信号線の1画素当たりの配線抵抗をrsとし、前記液晶セルを含めた信号線の1画素当たりの画素容量をcsとし、前記第1および第2の信号線駆動回路から見た夫々の信号線をN段の梯子型分布定数回路とみなして2N・rs/πの抵抗Rと2N・cs/πの容量CとからなるRC直列回路であるとして駆動する請求項1または4に記載の液晶表示装置。

【請求項12】 前記複数の夫々の信号線が、上側の第1の信号線と下側の第2の信号線に分割された信号線であり、

前記第1の信号線駆動回路および第2の信号線駆動回路のうち、第1の信号線駆動回路および第2の信号線駆動 回路が選ばれ、前記第1の信号線駆動回路から前記第1 の信号線の一端に第1の信号パルスが印加され、前記第 2の信号線駆動回路から前記第2の信号線の一端に第2 の信号パルスが印加され、

前記第1の走査線駆動回路および第2の走査線駆動回路のうち、第1の走査線駆動回路が選ばれ、前記第1の走査線駆動回路から前記第1の信号線に対応する走査線の一端に第1の走査パルスが印加され、前記第1の走査線駆動回路から前記第2の信号線に対応する走査線の一端に第2の走査パルスが印加され、

前記走査線駆動回路と前記第1及び第2の信号線駆動回路は、前記走査線駆動回路が制御する走査線の数を2Nとし、前記第1および第2の信号線駆動回路の夫々が制御する信号線の数をMとし、前記走査線の1画素当たりの配線抵抗をrとし、前記液晶セルを含めた走査線の1画素当たりの画素容量をcとし、前記走査線駆動回路から見た夫々の走査線をM段の梯子型分布定数回路とみなして2M・r/πの抵抗Rと2M・c/πの容量CとからなるRC直列回路であるとし、

前記信号線の1画素当たりの配線抵抗をrsとし、前記 液晶セルを含めた信号線の1画素当たりの画素容量をc sとし、前記第1および第2の信号線駆動回路から見た 夫々の信号線をN段の梯子型分布定数回路とみなして2 N・rs/πの抵抗Rと2N・cs/πの容量Cとからな るRC直列回路であるとして駆動する請求項1に記載の 液晶表示装置。

【請求項13】 前記走査線の駆動端からX番目の信号線と交差する点に位置する画素に印加される前記走査パルスの電圧Vgw(x,t)は、前記走査線の駆動端での前記走査パルスの電圧は、時間t=0でVgnからVgn+1に変わるものとし、そのときの動作基準電圧をVrefとし、前記第1及び第2の走査線駆動回路の出力抵抗をRgwとし、x=M/2とすれば、

【数1】 $Vgw(x, t) = (Vgn-Vgn+1) exp {-\pi^2 t/(4r c x^2+2\pi c x Rgw)} + Vgn+1-Vref$

とする請求項9または10に記載の液晶表示装置。

【請求項14】 前記信号線の駆動端から y番目の走査線と交差する点に位置する画素に印加される前記信号パルスの電圧 Vsw (y, t)は、前記信号パルスの幅をTH、前記信号パルスの電位がVHのときの動作基準電圧をVref1とし、前記信号パルスの電位がVLのときの動作基準電圧をVref2とし、前記第1及び第2の信号線駆動回路の出力抵抗をRswとし、y=Nとすれば、

t=0でVHに切り替わる場合には、

【数2】Vsw(y, t) = (VH-Vref1) × [1-2 exp{ $-\pi^2$ t/(4rs cs y²+ 2π cs y Rs w)}]

とし、

t=0でVLに切り替わる場合には、

【数3】Vsw(y, t) = (VL-Vref2) × [1-2 exp{ $-\pi^2$ t/(4rs cs y²+2 π cs y Rsw)}]

とする請求項 $10\sim12$ のいずれか1項に記載の液晶表示装置。

【請求項15】 前記走査線の駆動端からX番目の信号線と交差する点に位置する画素に印加される前記走査パルスの電圧Vgs(x, t)は、前記走査線の駆動端での前記走査パルスの電圧は、時間t=0でVgnからVgn+1に変わるものとし、そのときの動作基準電圧をVrefとし、前記走査線駆動回路の出力抵抗をRssとし、x=Mとすれば、

【数4】 Vgs (x, t) = (Vgn-Vgn+1) exp {- π^2 t/(4r c x²+2 π c x Rgs)} + Vgn+1-Vref

とする請求項 $11\sim12$ のいずれか1項に記載の液晶表示装置。

【請求項16】 前記の信号線の駆動端からy番目の走 査線と交差する点に位置する画素に印加される前記信号 パルスの電圧Vss(y,t)は、前記信号パルスの幅を TH、前記信号パルスの電位がVHのときの動作基準電 【数5】Vss (y, t) = (VH-Vref1) × [1-2 exp $\{-\pi^2 \text{ t/ (4rs cs } y^2+2\pi \text{ cs y Rs s)}\}$

とし、t=OでVLに切り替わる場合には、

【数6】Vss (y, t) = (VL-Vref2) × [1-2 exp $\{-\pi^2 \text{ t/ (4rs cs y}^2+2\pi \text{ cs y Rs s)}\}$]

とする請求項9に記載の液晶表示装置。

【請求項17】 前記走査線の駆動端からX番目の信号線と交差する点に位置する画素に印加される前記走査パルスの電圧Vss(x, t)は、前記走査線の駆動端での前記走査パルスの電圧は、時間t=0でVgnからVgn+1に変わるものとし、そのときの動作基準電圧をVrefとし、前記走査線駆動回路の出力抵抗をRgsとし、x=Mとすれば、

【数7】 Vgs (x, t) = (Vgn-Vgn+1) exp {- π^2 t/(4r c $x^2+2\pi$ c x Rgs)} + Vgn+1-Vref

とし、前記信号線の駆動端からy番目の走査線と交差する点に位置する画素に印加される前記信号パルスの電圧 Vsw (y, t)は、前記信号パルスの幅をTH、前記信号パルスの電位がVHのときの動作基準電圧をVref1とし、前記信号パルスの電位がVLのときの動作基準電圧をVref2とし、前記第1及び第2の信号線駆動回路の出力抵抗をRswとし、y=Nとすれば、t=0でVHに切り替わる場合には、

【数8】Vsw(y, t) = (VH-Vref1) × [1-2 exp{- π^2 t/(4rs cs y²+2 π cs y Rs w)}]

とし、t=OでVLに切り替わる場合には、

【数9】Vsw(y, t) = (VL-Vref2) × [1-2 exp $\{-\pi^2 \text{ t/ (4rs cs } y^2+2\pi \text{ cs } y \text{ Rs } w) \}$]

とする請求項11または12に記載の液晶表示装置。 【請求項18】 前記第1及び第2の走査線駆動回路の 出力抵抗Rgwは 前記走査パルスのパルス幅をTHと し、前記M/2段の梯子型分布定数回路と見た走査線の 終端の画素の実効電圧と駆動端の画素の実効電圧との比 を71とすれば、

【数13】Rgw≤ {1-(γ1)²} {π TH/(1.5M c)} {(a²+N-1)/a²}-M r/π である請求項9または10に記載の液晶表示装置。

【請求項19】 前記第1及び第2の走査線駆動回路の 出力抵抗Rgwは 走査線の駆動端での液晶パネルのオン 電圧をVgon、液晶パネルのオフ電圧をVgoff、液晶パ ネルの遅延時間をTdpwとし、動作基準電圧をVrefと し、液晶パネルのスレッショルド電圧Vpthwとすれば、

【数14】Rgw≤-π Tdpw/{2M c ln(βw)} -M r/π

ここで、βω= (Vpthw-Vgon+Vref) / (Vgoff-Vgon) である請求項9または10に記載の液晶表示装置。

【請求項20】 前記走査線駆動回路の出力抵抗Rss は、前記走査パルスのパルス幅をTHとし、前記M段の梯子型分布定数回路と見た走査線の終端の画素の実効電圧と駆動端の画素の実効電圧との比を r 2 とすれば、

【数15】Rgs≤ {1-(γ2)²} {π TH/(3M c)} ((a²+N-1)/a²}-2M r/π である請求項11~12に記載の液晶表示装置。

【請求項21】 前記走査線駆動回路の出力抵抗Rgs は、走査線の駆動端での液晶パネルのオン電圧をVgo n、液晶パネルのオフ電圧をVgoff、液晶パネルの遅延時間をTdpsとし、動作基準電圧をVrefとし、液晶パネルのスレッショルド電圧Vpthsとすれば、

【数16】Rgs≤-π Tdps/{2M c ln(βs)} -2M r/π

ここで、βs= (Vpths-Vgon+Vref) / (Vgoff-Vgon) である請求項11~12に記載の液晶表示装 置。

【請求項22】 前記第1及び第2の信号線駆動回路の 出力抵抗Rswは、前記信号パルスの幅をTHとし、前記 N段の梯子型分布定数回路と見た信号線の終端の画素の 実効電圧と駆動端の画素の実効電圧の比を γ 1sとすれば、

【数17】Rsw \leq $\{1-(\gamma 1s)^2\}$ $\{\pi$ TH/ $\{4N$ cs) $\}$ $\{(a^2+N-1)/N\}$ -2N rs $/\pi$ である請求項10~12のいずれか1項に記載の液晶表示装置。

【請求項23】 前記第1及び第2の信号線駆動回路の 出力抵抗Rswは、前記信号パルスの幅をTHとし、前記 N段の梯子型分布定数回路と見た信号線の終端の画素の 実効電圧と駆動端の画素の実効電圧の比を γ 1sとすれば、

【数18】Rsw $\leq -\pi$ TH/[2N cs ln { (1- γ 1s) /2}] -2N rs/ π

である請求項 $10\sim12$ のいずれか1項に記載の液晶表示装置。

【請求項24】 前記信号線駆動回路の出力抵抗Rss は、前記信号パルスの幅をTHとし、前記2N段の梯子型分布定数回路と見た信号線の終端の画素の実効電圧と駆動端の画素の実効電圧の比を γ 2sとすれば、

【数19】Rss≦ {1-(r2s)²} {π TH/(8N cs)} {(a²+N-1)/N}-4N rs/π である請求項9に記載の液晶表示装置。

【請求項25】 前記信号線駆動回路の出力抵抗Rss

は、前記信号パルスの幅をTHとし、前記2N段の梯子型分布定数回路と見た信号線の終端の画素の実効電圧と駆動端の画素の実効電圧の比を γ 2sとすれば、

【数20】Rss $\leq -\pi$ TH/[4N cs ln $\{(1-\gamma 2s)/2\}$] -4N rs/ π

である請求項9に記載の液晶表示装置。

【請求項26】 前記走査パルスのパルス幅をTHとし、その繰り返し周期TVを2N・THとし、前記第1及び第2の走査線駆動回路は、選択した走査線に対して前記周期TV毎にピーク電位がV(+)である正極性の走査パルスとピーク電位がV(-)である負極性の走査パルスとを交互に印加するものとし、非選択の走査線に対して動作基準電圧Vrefを印加するものであり、信号線には前記V(+)印加時にはVLが、前記V(-)印加時にはVHが印加されるものとすれば、前記第1及び第2の前記走査線駆動回路の夫々の走査線駆動電流Igwは、

V(+)印加時については、

【数21】

 $Igw(+) = 2N \cdot M \cdot c (V(+) - VL) / (\pi \cdot TV)$ $\geq L,$

V(-)印加時については、

【数22】

Igw(-) = 2N·M·c (V(-)-VH)/(π·TV)である請求項9または10に記載の液晶表示装置。

【請求項27】 前記走査パルスのパルス幅をTHとし、その繰り返し周期TVを2N・THとし、前記走査線駆動回路は、選択した走査線に対して前記周期TV毎にピーク電位がV(+)である正極性の走査パルスとピーク電位がV(-)である負極性の走査パルスとを交互に印加するものとし、非選択の走査線に対して動作基準電圧Vrefを印加するものであり、信号線には前記V(+)印加時にはVLが、前記V(-)印加時にはVHが印加されるものとすれば、前記走査線駆動回路の走査線駆動電流Igsは、

V(+)印加時については、

【数23】

V(-)印加時については、

【数24】

Igs(-) = $4N \cdot M \cdot c$ (V(-)-VH) $/(\pi \cdot TV)$ とする請求項11または12に記載の液晶表示装置。 【請求項28】 前記走査パルスのパルス幅をTHとし、その繰り返し周期TVを $2N \cdot TH$ とし、選択した走査線に対して前記周期TV毎に前記走査線駆動電圧Vgonを印加し、電位がVg(-)である低電位の補償電圧とを交互に印加し、非選択の走査線に対してVg0ffを印加するものとすれば、前記第1及び第2の走査線駆動回路の夫々の走査線駆動電流 Igwは、 Vgon印加時については

【数25】 $Igw(g) = 2N \cdot M \cdot c \text{ (Vgon-Vgoff)} / (\pi \cdot TV)$

とし、

Vg(+)印加時については

【数26】 $Igw(+) = N \cdot M \cdot c (Vg(+) - Vgoff) / (\pi \cdot TV)$

とし、

Vg(-)印加時については

【数27】 $Igw(-) = N \cdot M \cdot c (Vg(-) - Vgoff) / (\pi \cdot TV)$

とする請求項9または10に記載の液晶表示装置。

【請求項29】 前記走査パルスのパルス幅をTHとし、その繰り返し周期TVを2N THとし、選択した走査線に対して前記周期TV毎に前記走査線駆動電圧Vgonを印加し、電位がVg(+)である高電位の補償電圧と電位がVg(-)である低電位の補償電圧とを交互に印加し、非選択の走査線に対してVgoffを印加するものとすれば、前記走査線駆動回路の走査線駆動電流 Igsは、Vgon印加時については

【数28】 $Igs(g) = 4N \cdot M \cdot c (Vgon-Vgoff) / (\pi \cdot TV)$

とし、

Vg(+)印加時については

【数29】 Igs(+). = $2N \cdot M \cdot c$ (Vg(+) - Vgoff) /($\pi \cdot TV$)

とし、

Vg(-)印加時については

【数30】 $Igs(-) = 2N \cdot M \cdot c (Vg(-) - Vgoff)$ /($\pi \cdot TV$)

とする請求項11または12に記載の液晶表示装置。

【請求項30】 前記信号パルスの幅をTHとし、前記信号パルスの電位がVHのときの動作基準電圧をVref1とし、前記信号パルスの電位がVLのときの動作基準電圧をVref2とし、前記走査パルスの繰り返し周期TVを2N・THとすれば、前記第1及び第2の前記信号線駆動回路は、信号線に対して前記信号パルスのパルス幅TH毎に、信号線駆動電圧VH、VLを交互に印加し、前記第1及び第2の前記信号線駆動回路の夫々の信号線駆動電流Iswは、

VHの印加時については、

【数31】Isw(+)=8 (VH-Vref1) N²·M·cs $/(\pi \cdot TV)$

١١.

VLの印加時については、

【数32】Isw(-)=8(VL-Vref2)N 2 ·M·cs $/(\pi \cdot TV)$

とする請求項10~12のいずれか1項に記載の液晶表示装置。

【請求項31】 前記信号パルスの幅をTHとし、前記

信号パルスの電位がVHのときの動作基準電圧をVref1とし、前記信号パルスの電位がVLのときの動作基準電圧をVref2とし、前記走査パルスの繰り返し周期TVを2N・THとすれば、前記信号線駆動回路は、信号線に対して前記信号パルスのパルス幅TH毎に、信号線駆動電圧VH、VLを交互に印加し、前記信号線駆動回路の信号線駆動電流Issは、

VHの印加時については、

【数33】 Iss(+)=16 (VH-Vref1) N²·M·c s/(π ·TV)

とし、

VLの印加時については、

【数34】 Iss(-)=16 (VL-Vref2) N²·M·c s/(π ·TV)

とする請求項9に記載の液晶表示装置。

【請求項32】 前記各走査線の駆動端子を液晶パネルの画像表示領域外に設けた請求項1~8のいずれか1項に記載の液晶表示装置。

【請求項33】 前記各信号線の駆動端子を液晶パネルの画像表示領域外に設けた請求項1~8のいずれか1項に記載の液晶表示装置。

【請求項34】 前記走査線駆動回路を液晶パネル上の 画像表示領域外の部分に設けた請求項1~8のいずれか 1項に記載の液晶表示装置。

【請求項35】 前記信号線駆動回路を液晶パネル上の 画像表示領域外の部分に設けた請求項1~8のいずれか 1項に記載の液晶表示装置。

【請求項36】 前記走査線の駆動端からX番目の画素の実効電圧と、前記走査線の駆動端の画素の実効電圧との比欠gw(x)は、x=M/2とすれば、

【数35】 $\gamma_{gw}(x) = [1-1.5(4r c x^2+2\pi c x R_{gw}) / (\pi^2 TH) \times a^2 / (a^2+N-1)]$

とする請求項9または10に記載の液晶表示装置。

【請求項37】 前記走査線の駆動端からX番目の画素の実効電圧と前記走査線の駆動端の画素の実効電圧との比γgs(x)は、x=Mとすれば、

【数36】 $rgs(x) = [1-1.5(4r c x^2+2\pi c x Rgs)/(\pi^2 TH) \times a^2/(a^2+N-1)]$

とする請求項11または12に記載の液晶表示装置。

【請求項38】 前記信号線の駆動端からy番目の画素の実効電圧と前記信号線の駆動端の画素の実効電圧との比γsw(y)は、y=Nとすれば、

【数37】 γ SW(y)=[1-2(4rs cs y²+2 π cs y RsW)/(π ² TH)×N/(a²+N-1)]

とする請求項10~12のいずれか1項に記載の液晶表示装置。

【請求項39】 前記信号線の駆動端からy番目の画素

の実効電圧と、前記信号線の駆動端の画素の実効電圧との比 γ sw(y)は、y=Nとすれば、

【数38】 γ sw (y) = [1-2exp{- π^2 TH/(4y rs cs+2 π y cs Rsw)}]

とする請求項 $10\sim12$ のいずれか1項に記載の液晶表示装置。

【請求項40】 前記信号線の駆動端からy番目の終端の画素の実効電圧と、前記信号線の駆動端の画素の実効電圧との比γss(y)は、y=2Nとすれば、

【数39】 γ ss(y) = [1-2(4rs cs y²+2 π c s y Rss) / (π ² TH) ×N/(a²+N-1)]

とする請求項9に記載の液晶表示装置。

【請求項41】 前記信号線の駆動端からy番目の終端の画素の実効電圧と、前記信号線の駆動端の画素の実効電圧との比 γ ss(y)は、y=2Nとすれば、

[数40] γ ss(y) = [1-2exp{- π^2 TH/(4y rs cs+2 π y cs Rss)}]

とする請求項9に記載の液晶表示装置。

【請求項42】 前記液晶パネルがTFT液晶パネルであって、前記TFT液晶パネルの走査線終端に位置するTFTのスレッショルド電圧Vpthwは、液晶パネルの遅延時間をTdpwとし、前記液晶パネルのTFTのゲート端子に印加されるオン電圧とオフ電圧を夫々Vgon及びVgoffとし、前記走査線の駆動端における前記走査パルスが時間t=0でVgoffからVgonに変わるものとし、そのときの動作基準電圧をVrefとすれば、

【数41】 Vpthw= (Vgoff-Vgon) e x p $\{-\pi^2 \text{ T} dpw/(4x^2 \text{ r c}+2\pi\text{ x c} \text{ Rgw})\}$ + Vgon-Vref とする請求項9または10に記載の液晶表示装置。

【請求項43】 前記液晶パネルがTFT液晶パネルであって、前記TFT液晶パネルの走査線終端に位置するTFTのスレッショルド電圧Vpthsは、液晶パネルの遅延時間をTdpsとし、前記液晶パネルのTFTのゲート端子に印加されるオン電圧とオフ電圧を夫々Vgon及びVgoffとし、前記走査線の駆動端における前記走査パルスが時間t=0でVgoffからVgonに変わるものとし、そのときの動作基準電圧をVrefとすれば、

【数42】 $Vpths = (Vgoff - Vgon) e x p {-\pi^2 T dps/(4x^2 r c + 2\pi x c Rgs)} + Vgon - Vref とする請求項11または12に記載の液晶表示装置。$

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0038

【補正方法】変更

【補正内容】

[0038]

【課題を解決するための手段】上記課題を解決するための本発明に係る第1の液晶表示装置は、複数の信号線と複数の走査線とをマトリックス状に配置し、前記信号線

と前記走査線の各交点を画素とし、前記各画素の液晶セ ルに対応した前記走査線と前記信号線に電圧を印加して 前記液晶セルの光学的状態を変化させる液晶パネルと、 水平走査毎に前記複数の信号線の夫々の一端から信号パ ルスを印加する第1の信号線駆動回路と前記複数の信号。 線の夫々の他端から信号パルスを印加する第2の信号線 駆動回路のうちから選ばれる少なくとも一つの信号線駆 動回路と、水平走査で選択する走査線の一端から走査パ ルスを印加する第1の走査線駆動回路と前記走査線の他 端から走査パルスを印加する第2の走査線駆動回路のう ちから選ばれる少なくとも一つの走査線駆動回路と、入 力画像信号に基づいて、前記選ばれた走査線駆動回路か ら印加された走査パルスと同期して、前記選ばれた信号 線駆動回路から印加された信号パルスの発生を指示する 制御回路とを備え、前記走査線駆動回路および信号線駆 動回路のうち少なくとも一方は前記第1および第2の2 つの駆動回路が選ばれ、両端駆動であり、走査線が両端 駆動である場合は、前記両端駆動に用いる走査線駆動回 路の出力抵抗を、同一の液晶パネルにおいて走査線の片 端駆動とする場合に用いる走査線駆動回路の出力抵抗の 1/2以下とし、信号線が両端駆動である場合は、前記 両端駆動に用いる信号線駆動回路の出力抵抗を、同一の 液晶パネルにおいて信号線を片端駆動とする場合に用い る信号線駆動回路の出力抵抗の1/2以下とすることを 特徴とする。この構成により、走査線、信号線のいずれ か一方について、パルスが両端から印加される両端駆動 となり、同一線内の液晶セル間における走査パルス伝播 遅延を小さくすることができ、縦方向輝度差・横方向輝 度差、縦クロストーク・横クロストークの発生を低減さ せることができる。次に、前記液晶表示装置は、前記第 1の信号線駆動回路および第2の信号線駆動回路のう ち、第1の信号線駆動回路が選ばれ、夫々の信号線の一 端から信号パルスが印加され、前記第1の走査線駆動回 路および第2の走査線駆動回路のうち、第1の走査線駆 動回路および第2の走査線駆動回路が選ばれ、夫々の走 査線の両端から走査パルスが印加されることが好まし 11

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0040

【補正方法】変更

【補正内容】

【0040】次に、前記液晶表示装置は、前記複数の夫々の信号線が、上側の第1の信号線と下側の第2の信号線に分割された信号線であり、前記第1の信号線駆動回路および第2の信号線駆動回路のうち、第1の信号線駆動回路および第2の信号線駆動回路が選ばれ、前記第1の信号線駆動回路から前記第1の信号線の一端に第1の信号パルスが印加され、前記第2の信号線駆動回路から前記第2の信号線の一端に第2の信号パルスが印加さ

れ、前記第1の走査線駆動回路および第2の走査線駆動 回路のうち、第1の走査線駆動回路および第2の走査線 駆動回路が選ばれ、前記第1の走査線駆動回路から前記 第1の信号線に対応する走査線の一端に第1の走査パルスが印加され、前記第1の走査線駆動回路から前記第2 の信号線に対応する走査線の一端に第2の走査パルスが 印加され、前記第2の走査線駆動回路から前記第1の信 号線に対応する走査線の一端に前記第1の走査パルスが 印加され、前記第2の信号線に対応する走査線の一端に 前記第2の走査パルスが印加されることが好ましい。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0042

【補正方法】変更

【補正内容】

【0042】次に、前記液晶表示装置は、前記第1の信号線駆動回路および第2の信号線駆動回路のうち、第1の信号線駆動回路および第2の信号線駆動回路が選ばれ、夫々の信号線の両端から信号パルスが印加され、前記第1の走査線駆動回路および第2の走査線駆動回路のうち、第1の走査線駆動回路が選ばれ、夫々の走査線の一端から走査パルスが印加されることが好ましい。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0044

【補正方法】変更

【補正内容】

【0044】次に、前記液晶表示装置は、前記第1の信号線駆動回路および第2の信号線駆動回路のうち、第1の信号線駆動回路および第2の信号線駆動回路が選ばれ、夫々の信号線の両端から信号パルスが印加され、前記第1の走査線駆動回路および第2の走査線駆動回路のうち、第1の走査線駆動回路および第2の走査線駆動回路が選ばれ、夫々の走査線の両端から走査パルスが印加されることが好ましい。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0046

【補正方法】変更

【補正内容】

【0046】次に、前記液晶表示装置は、前記複数の夫々の走査線が、右側の第1の走査線と左側の第2の走査線に分割された走査線であり、前記第1の信号線駆動回路および第2の信号線駆動回路のうち、第1の信号線駆動回路が選ばれ、前記第1の信号線駆動回路から前記信号線の一端に信号パルスが印加され、前記第1の走査線駆動回路および第2の走査線駆動回路のうち、第1の走査線駆動回路および第2の走査線駆動回路が選ばれ、前記第1の走査線駆動回路から前記第1の走査線の一端に第1の走査線を取動回路から前記第1の走査線の一端に第1の走査パルスが印加され、前記第2の走査線駆動回

路から前記第2の走査線の一端に第2の走査パルスが印 加されることが好ましい。

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0048

【補正方法】変更

【補正内容】

【0048】次に、前記液晶表示装置は、前記複数の夫々の走査線が、右側の第1の走査線と左側の第2の走査線に分割された走査線であり、前記第1の信号線駆動回路および第2の信号線駆動回路が選ばれ、夫々の信号線の両端から信号パルスが印加され、前記第1の走査線駆動回路および第2の走査線駆動回路のうち、第1の走査線駆動回路および第2の走査線駆動回路が選ばれ、前記第1の走査線駆動回路が選ばれ、前記第1の走査線駆動回路が高記第1の走査線駆動回路が高記第2の走査線駆動回路から前記第2の走査線駆動回路から前記第2の走査線を開動に第1の走査パルスが印加されることが好ましい。

【手続補正8】

【補正対象書類名】明細書

【補正対象項目名】0050

【補正方法】変更

【補正内容】

【0050】次に、前記液晶表示装置は、前記複数の夫 々の信号線が、上側の第1の信号線と下側の第2の信号 線に分割された信号線であり、前記複数の夫々の走査線 が、右側の第1の走査線と左側の第2の走査線に分割さ れた走査線であり、前記第1の信号線駆動回路および第 2の信号線駆動回路のうち、第1の信号線駆動回路およ び第2の信号線駆動回路が選ばれ、前記第1の信号線駆 動回路から前記第1の信号線の一端に第1の信号パルス が印加され、前記第2の信号線駆動回路から前記第2の 信号線の一端に第2の信号パルスが印加され、前記第1 の走査線駆動回路および第2の走査線駆動回路のうち、 第1の走査線駆動回路および第2の走査線駆動回路が選 ばれ、前記第1の走査線駆動回路から前記第1の信号線 に対応する第1の走査線の一端に第1の走査パルスが印 加され、前記第1の走査線駆動回路から前記第2の信号 線に対応する第1の走査線の一端に第2の走査パルスが 印加され、前記第2の走査線駆動回路から前記第1の信 号線に対応する第2の走査線の一端に第3の走査パルス が印加され、前記第2の走査線駆動回路から前記第2の 信号線に対応する第2の走査線の一端に第4の走査パル スが印加されることが好ましい。

【手続補正9】

【補正対象書類名】明細書

【補正対象項目名】0121

【補正方法】変更

【補正内容】

【0121】かかる構成により、前記信号線の駆動端の画素と終端の画素との実効電圧比を低くし、縦方向輝度差、縦クロストークを低減させることができる。次に、前記液晶パネルがTFT液晶パネルであって、走査線両端駆動、分割駆動において、前記TFT液晶パネルの走査線終端に位置するTFTのスレッショルド電圧Vpthwは、液晶パネルの遅延時間をTdpwとし、前記液晶パネルのTFTのゲート端子に印加されるオン電圧とオフ電圧を夫々Vgon及びVgoffとし、前記走査線の駆動端における前記走査パルスが時間 t = 0 でVgoffからVgonに変わるものとし、そのときの動作基準電圧をVrefとすれば、

【手続補正10】

【補正対象書類名】明細書

【補正対象項目名】0122

【補正方法】変更

【補正内容】

[0122]

【数87】 Vpthw= (Vgoff-Vgon) exp $\{-\pi_2^2$ _T dpw/ $\{4x_1^2 r c + 2\pi x c Rgw\}$ + Vgon-Vref とすることが好ましい。

【手続補正11】

【補正対象書類名】明細書

【補正対象項目名】0123

【補正方法】変更

【補正内容】

【0123】次に、前記液晶パネルがTFT液晶パネルであって、走査線片端駆動において、前記TFT液晶パネルの走査線終端に位置するTFTのスレッショルド電圧Vpthsは、液晶パネルの遅延時間をTdpsとし、前記液晶パネルのTFTのゲート端子に印加されるオン電圧とオフ電圧を夫々Vgon及びVgoffとし、前記走査線の駆動端における前記走査パルスが時間 t = 0でVgoffからVgonに変わるものとし、そのときの動作基準電圧をVrefとすれば、

【手続補正12】

【補正対象書類名】明細書

【補正対象項目名】0124

【補正方法】変更

【補正内容】

[0124]

【数88】 Vpths = (Vgoff – Vgon) e x p $\{-\pi^2_-$ T dps $/(4x^2_-$ r c $+2\pi$ x c Rgs) $\}$ + Vgon – Vref とすることが好ましい。

【手続補正13】

【補正対象書類名】明細書

【補正対象項目名】0145

【補正方法】変更

【補正内容】

[0145]

[数92] $V(x, t) = (Vgn-Vgn+1) exp {-\pi^2 t/(4r c x^2+2\pi Ro c x)} + Vgn+1-Vref$

ここで、図3に示す符号を用いれば、V(+)の場合には、Vgn+1=V(+)、Vgn=Vref、V(+)-Vref=Vであるから、(数92)を得る。ここで同様に走査線両端同時駆動の場合は、x=M/2とし、走査線片端駆動の場合は、x=Mとする。

【手続補正14】

【補正対象書類名】明細書

【補正対象項目名】0157

【補正方法】変更

【補正内容】

[0157]

【数97】γ1=Vecn/Vecl

= $\{1-\{1.5(M r+\pi Ro)M c/(\pi^2 TH)\} \{a^2/(a^2+N-1)\}\}$

 $\gamma 2 = V e c m / V e c 1$

= $\{1-3\{2(M_r+\pi_{R0})M_c/(\pi^2_TH)\} \{a^2/(a^2+N-1)\}\}$

(数95)と(数96)から、走査線両端同時駆動の横 方向輝度差は走査線片端駆動の約1/4であることが分 かり、本実施の形態の走査線両端駆動方法が優れている と言える。

【手続補正15】

【補正対象書類名】明細書

【補正対象項目名】0199

【補正方法】変更

【補正内容】

[0199]

【数107】Rgw $\leq -\pi \cdot \text{Tdpw}/(M \cdot c \cdot 1 n \beta w) - M \cdot r/\pi$

Rgs $\leq -\pi \cdot \text{Tdps} / (2M \cdot c \cdot 1 n \beta s) - 2M \cdot r / \pi$

本発明の(数99)~(数106)を用いれば、容量結合したTFT型液晶表示装置の設計、駆動解析等を正確かつ容易にでき、実測値と計算値との比較から設計値のマージンが予測できる。以上のように本実施の形態によれば、図1の場合と同様に、容量結合したTFT型液晶パネルを用いても、横方向輝度差と横クロストークが小さく、表示むらがない表示品位の高い液晶表示装置が実現できる。なお、液晶パネルの画像表示領域外に信号線と走査線の駆動回路を形成するか配置した液晶パネルにも全く同様に適用できる。

【手続補正16】

【補正対象書類名】明細書

【補正対象項目名】0248

【補正方法】変更

【補正内容】

[0248]

·【数127】

 $\alpha gs/\alpha gw = (4 \text{ r c } M^2 + 2\pi \text{ M c Rgs})/(\text{r c } M^2 + \pi \text{ M c Rgw})$ = $\{4 + (2\pi \text{ Rgs}) / (\text{r · M}) \} / \{1 + \pi \text{ Rgw}/(\text{r M}) \}$

ここで、定数をkとして、(αgs/αgw)≥kとすれば、 (数126)より(数127)を得る。

【手続補正17】

【補正対象書類名】明細書

【補正対象項目名】0249

【補正方法】変更

【補正内容】

[0249]

k=4とすれば、すなわち両端駆動での時定数が片端駆動の時定数の1/4となる場合で、かつ配線抵抗の影響を受けないRgsとRgwとの関係を求めることができる。すなわち(数128)である。

【手続補正書】

【提出日】平成11年3月17日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】請求項3

【補正方法】変更

【補正内容】

【請求項3】 前記複数の夫々の信号線が、上側の第1 の信号線と下側の第2の信号線に分割された信号線であり、

前記第1の信号線駆動回路および第2の信号線駆動回路のうち、第1の信号線駆動回路および第2の信号線駆動回路が選ばれ、前記第1の信号線駆動回路から前記第1の信号線の一端に第1の信号パルスが印加され、前記第2の信号線駆動回路から前記第2の信号線の一端に第2の信号パルスが印加され、

前記第1の走査線駆動回路および第2の走査線駆動回路のうち、第1の走査線駆動回路および第2の走査線駆動 回路が選ばれ、前記第1の走査線駆動回路から前記第1 の信号線に対応する走査線の一端に第1の走査パルスが 印加され、前記第1の走査線駆動回路から前記第2の信 号線に対応する走査線の一端に第2の走査パルスが印加 され、

前記第2の走査線駆動回路から前記第1の信号線に対応 する走査線の他端に前記第1の走査パルスが印加され、 前記第2の信号線に対応する走査線の他端に前記第2の 走査パルスが印加される請求項1に記載の液晶表示装置。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0040

【補正方法】変更

【補正内容】

【0040】次に、前記液晶表示装置は、前記複数の夫 々の信号線が、上側の第1の信号線と下側の第2の信号 線に分割された信号線であり、前記第1の信号線駆動回 路および第2の信号線駆動回路のうち、第1の信号線駆 動回路および第2の信号線駆動回路が選ばれ、前記第1 の信号線駆動回路から前記第1の信号線の一端に第1の 信号パルスが印加され、前記第2の信号線駆動回路から 前記第2の信号線の一端に第2の信号パルスが印加さ れ、前記第1の走査線駆動回路および第2の走査線駆動 回路のうち、第1の走査線駆動回路および第2の走査線 駆動回路が選ばれ、前記第1の走査線駆動回路から前記 第1の信号線に対応する走査線の一端に第1の走査パル スが印加され、前記第1の走査線駆動回路から前記第2 の信号線に対応する走査線の一端に第2の走査パルスが 印加され、前記第2の走査線駆動回路から前記第1の信 号線に対応する走査線の他端に前記第1の走査パルスが 印加され、前記第2の信号線に対応する走査線の他端に 前記第2の走査パルスが印加されることが好ましい。